1 总体描述

SC32F10T/10G 是一系列基于 Arm Cortex-M0+内核的工业级、带触控功能的 Flash 微控制器，运行频率高达 64MHz。Cortex®-M0+内核采用 32 位精简指令集（RISC），符合 CMSIS 标准。SC32F10T/10G 系列具有强大的数据处理能力，内部集成的直接存储器访问控制器（DMA）可实现高速的数据传输，硬件 CRC 模块及内核自带的硬件 32 位乘法器进一步提升了数据运算速度。

SC32F10T/10G 系列微控制器内嵌三种时钟源：高精度高频 32MHz 振荡器（HIRC）、低频 32kHz 振荡器（LIRC）和 PLL 时钟，额外提供两个外部晶振接口：2~16MHz 高频晶振（HXT）接口和 32.768 KHz 低频晶振（LXT）接口。内嵌时钟源及外部晶振接口均可提供系统时钟，内置的系统时钟监控模块可在系统时钟异常时将其时钟源切换至 HIRC。

SC32F10T/10G 系列的外设资源非常丰富：内置 32 路高灵敏度隔空电容触控电路；最多 46 个 GPIO，所有 I/O 可外部中断；8 个 16 位定时器，8 路高达 64MHz 的 16bit PWM，32 路 8bit PWM；4 个独立 UART，2 个独立 SPI，2 个独立 TWI；内置 LCD/LED 硬件驱动；1 个模拟比较器，13 路 14bit 高精度 ADC；内建独立的看门狗定时器（WDT）和低电压复位电路（LVR），能够有效提升系统可靠性；提供三种功耗模式，可满足不同应用场景下的功耗需求。

SC32F10T/10G 系列具有高性能及高可靠性，支持 2.0-5.5V 宽范围工作电压，可在-40℃~105℃环境温度下运行，同时具备良好的 ESD 性能及 EFT 抗干扰能力；制程方面，SC32F10T/10G 系列采用业界领先的 eFlash 制程，Flash 写入次数大于 10 万次，常温下数据可保存 100 年；存储资源方面，SC32F10T/10G 系列具有最大 256 Kbytes ROM 空间，8 Kbytes SRAM，内置系统存储区可支持 OTA 升级，提供 ISP（In System Programing）、ICP（In Circuit Programing）和 IAP(In Application Programing)多种程序升级方式，允许芯片在线或带电的情况下，在板调试及程序升级。

SC32F10T/10G 系列具有极佳的触控按键特性，配合其出色的抗干扰性能，可适配各种方案的触控按键和主控控制，应用范围涵盖：大小智能家电、智能家居、物联网、无线通讯、游戏机等工业控制和消费领域。

Preliminary

2 主要功能

工作条件

- 工作电压：2.0V~5.5V
- 工作温度：-40 ~ +105℃

EMS

- ESD
  - HBM：MIL-STD-883J Class 3B
  - MM：JEDEC EIA/JESD22-A115 Class C
  - CDM：ANSI/ESDA/JEDEC JS-002-2018 Class C3
- EFT
  - EN61000-4-4 Level 4

封装类型

- 28 PIN: SOP28 / TSSOP28
- 32 PIN: LQFP32 (7X7) / QFN32 (5X5)
- 44 PIN: LQFP44 (10X10)
- 48 PIN: LQFP48 (7X7) / QFN48 (5X5)

内核

- Cortex®-M0+内核
- 带 WIC（wakeup interrupt controller）模块
- 64 bits 指令预取
- 自带乘法器

复位

- 上电复位 POR
- 软件 RST 复位
- 通过外部 NRST 脚（PC1）低电平复位
- 看门狗（WDT）复位
- 低电压复位（LVR）
  - 复位电压有 4 级可选：分别是：4.3V、3.7V、2.9V、1.9V
  - 缺省值为用户烧写 Code Option 所选值

总线

- 1 个 IOPORT
- 1 个 AHB
- 3 个 APB：APB0~APB2

省电模式

- IDLE Mode，可由任何中断唤醒
- STOP Mode，由 INT0~15、Base Timer、TK 和 CMP 唤醒

2.1 存储

主存储区 APROM

- 最大 256 Kbytes APROM
- 可重复写入 10 万次
- 支持硬件读保护加密
- 支持硬件写保护：提供两段禁止 IAP 操作的区域，用户可通过 Code Option 设置项，最小设置单位为 512 bytes（一个扇区）

系统存储区 LDROM

- 2 Kbytes 系统存储区，出厂固化 BootLoader 程序

SRAM

- 8 Kbytes Internal SRAM
- 支持从 SRAM 自举

96 bits unique ID

- 96 bits Unique ID 定义在 design option 区域

2.2 BootLoader

- 硬件方式：系统存储区：2 Kbytes，出厂固化 BootLoader 程序
- 软件方式：支持中断向量表重映射，可从 APROM 区域灵活划分出用户 BootLoader 程序运行区

2.3 烧写和仿真

- 烧录方式支持 ICP / ISP / IAP
- 2 线 JTAG / SWD 烧写和仿真接口
- 加密状态下不支持仿真功能

2.4 时钟源

内建高频 32MHz 高频振荡器（HIRC）

- 可作为系统时钟源
- 可作为 PLL 时钟源
- 频率误差：跨越 (2.0V~5.5V) 及 (-40 ~ 105℃) 应用环境，不超过 ±1%
- 可通过 32.768kHz 外接晶振进行自动校准，校准后 HIRC 精度可无限接近外接 32.768kHz 晶振的精度

内建低频 32kHz 低频振荡器（LIRC）

- 可作为系统时钟源
- 固定为 WDT 时钟源，WDT 使能后此时钟源必开启
- 可作为 Base Timer 时钟源
- 可作为 LCD/LED 时钟源
- 频率误差：跨越 (4.0 ~ 5.5V) 及 (-20 ~ 85℃) 应用环境，经寄存器修正后频率误差不超过±4%

可外接 2~16MHz 高频晶振（HXT）

- 可作为系统时钟源
- 可作为 PLL 时钟源
- 用户可以选择外接晶振振荡频率<12MHz 或≥12MHz

可外接 32.768 KHz 低频晶振（LXT）

- 可作为系统时钟源
- 可作为 Base Timer 时钟源
- 可作为 LCD/LED 时钟源
- 可外接 32.768kHz 振荡器
- 可通过 LXT 对 HIRC 进行自动校准

PLL

- 可作为系统时钟源
- PLL 时钟来源可选 HIRC 或 HXT
- 输出 PLLRCLK 最高可到 64MHz，可作为系统时钟

Preliminary

2.5 中断源

- 提供 27 个中断源
- 四级中断优先级可设
- 外部中断 INT
  - 16 个 INT 中断源，共占用 4 个中断向量
  - INT 经切换设置后可覆盖到所有的 GPIO 管脚
  - 全部 INT 可设为上升沿、下降沿、双沿中断，且均有独立对应中断标志位
  - 软件置起相应中断标志位，可触发进入相应的中断

2.6 数字外围

最大 46 个双向可独立控制 GPIO

- 可独立设定上拉电阻
- 全部 GPIO 源驱动能力分四级控制
- 全部 GPIO 具有大灌电流驱动能力（50mA）

看门狗 WDT

- 内置 WDT，溢出时间 3.94~500ms 可设

Base Timer（BTM）

- 时钟源 LXT 和 LIRC 可选
- 中断频率间隔 15.625ms ~ 32s 可选
- 可唤醒 STOP Mode

8 个 16 位定时/计数器（TIM）Timer0~Timer7

- 16 位递增、递减、递增/递减自动重载计数器
- 支持上升沿/下降沿捕获，可实现 PWM duty 和周期捕获
- TIM1~7 可通过 Tn 端口提供 duty 可单独调的 PWM：TnPWMA
- TIM0 可通过 TnEX 端口提供 duty 可单独调的 PWM：TnPWMB
- TIM1/2/6 的定时器溢出及捕获事件可触发 DMA 请求
- TIM2/3/7 的 Tn 管脚支持重映射

8 路 16 位高级 PWM0

- 时钟源可以选择到 64MHz
- 共用周期、占空比单独可调
- 带死区、可互补 PWM 输出
- 支持故障检测

32 路 8 位 LEDPWM

- 共用周期、占空比单独可调
- 支持中心对齐模式
- 支持故障检测

4 个独立 UART 通信口 UART0~3

- UART2 可以映射到另外一组 IO
- 独立波特率发生器
- 支持从 STOP Mode 唤醒
- 三种通讯模式可选：
  - 模式 0，8 位半双工同步通信模式
  - 模式 1，10 位全双工异步通信
  - 模式 3，11 位全双工异步通信
- UART0 和 UART1 支持 DMA 请求
- UART2 和 UART3 不支持 DMA 请求

两个独立 SPI 通信口 SPI0/SPI1

- SPI0
  - 提供 16 位 8 级 FIFO，收发独立
  - 可映射到另外两组端口
  - 支持 DMA
- SPI1
  - 可映射到另外一组端口
  - 支持 DMA

两个独立 TWI 通信口 TWI0/TWI1

- 可配置为主模式或从模式
- 从模式下支持时钟延展
- 通信速率高达 1Mbps
- TWI0 支持 DMA

内建 CRC 校验模块

- 初始值可设，默认为 0xFFFF_FFFF
- 多项式可编程，默认为 0x04C1_1DB7
- 支持 8/16/32bit 数据单元

LCD/LED 驱动

- 时钟源 LXT 和 LIRC 可选
- LCD/LED 二选一，共用寄存器和端口
- LED
  - 8 X 24、6 X 26、5 X 27、或 4 X 28 段 LED 驱动
  - LED segment 口源驱动能力分四级控制
  - 寄存器与 32 路 LEDPWM 共用，可通过中心对齐的 PWM 波形实现 LED 替代驱动及灰度调整
- LCD
  - 8 X 24、6 X 26、5 X 27、或 4 X 28 段 LCD 驱动
  - LCD 电压输出口分压电阻阻值可选
  - 两种偏置电压可选：1/3 和 1/4
  - 波形模式 Type A 和 Type B 两种可选
  - 帧频三档可选：Type A 模式下 32 Hz~128 Hz

DMA

- 4 个可独立配置的通道
- 每个 DMA 通道可向其它通道发送 DMA 请求
- 数据宽度支持字节，半字，字
- 24 个 DMA 请求源，四个请求优先级
- 支持源/目标地址自动增加或固定
- 支持单次和批量传输方式
- 传输方式支持：内存到内存、内存到外设、外设到内存、外设到外设

2.7 模拟外围

32 路高灵敏度触控电路

- **仅 SC32F10T 系列支持**
- 通道可以并联扫描
- 支持自电容模式和互电容模式
- 支持低功耗模式
- 支持快速唤醒 STOP Mode
- 可适应隔空按键触控、接近感应等对灵敏度要求较高的触控应用
- 全套开发支持：高灵活触控软件库，智能化调试软件

Preliminary

模数转换器 ADC

- 精度：14 位
- 最多支持 13 路通道
- 外部 12 路 ADC 采样通道与 I/O 端口其它功能复用
- 内部一路 ADC 可直接测量 VDD 电压
- ADC 的参考电压有 4 种选择： VDD 以及内部 2.048V 、1.024V 或 2.4V
- 可设 ADC 转换完成中断
- 支持单通道连续转换模式
- 支持 DMA

模拟比较器 CMP

- 四个模拟信号正输入端 CMP0~CMP3
- 负端输入电压可选择 CMPR 移交或内部 VDD 分压的 16 档比较电压中的一种
- CMP 中断可唤醒 STOP Mode

Preliminary

产品外设资源表

型号外设	SC32F10T_ SC32F10G_							
	_C8	_S8	_K8	_G8	_C7	_S7	_K7	_G7
GPIOs	46	42	30	26	46	42	30	26
APROM (Kbyte)	256				128			
SRAM (Kbyte)	8							
TK	SC32F10T_(with TK) & SC32F10G_(without TK)							
SPI	2							
TWI	2							
UART	4							
TIM	8							
PWM0	8	7	5	5	8	7	5	5
LEDPWM	32	29	20	18	32	29	20	18
ADC Channels	12	12	8	6	12	12	8	6
LCD/LED segment	28	26	20	18	28	26	20	18
LCD/LED com	8	7	4	4	8	7	4	4
CRC	YES							
DMA	YES							
Max. CPU frequency	64MHz							

Preliminary

产品命名规则

SC 32 F 1 0 T C 8 P J R

公司名称
赛元

产品家族
8=8bit
32=32bit

产品类型
A=汽车级
F/G=通用型
L=超低功耗型
H=高性能型
W=无线型

CPU core
0= Cortex-M0
1= Cortex-M0+

子系列1
0~9

子系列2
T=TK
G=GP
M=Motor

管脚个数

标识	D	F	E	G	K	T	H	S	C	U	R	J	M	O
管脚个数	14	20	24	28	32	36	40	44	48	63	64	72	80	90
标识	V	Q	Z	A	I	B	N	X						
管脚个数	100	132	144	169	176	208	216	256						

闪存容量

标识	0	1	2	3	4	5	6	7	8	9	A	B	C	D
容量（KB）	1	2	4	8	16	32	64	128	256	512	1024	2048	-	-
标识	E	F	G	H	J	K	L	M	N	P	Q	R	S	T
容量（KB）	-	-	-	-	-	-	-	72	96	192	384	768	1536	-

封装形式

标识	D	M	X	F	T	P	Q	K	S	Y	H	U	W
封装	DIP	SOP	TSSOP	QFP	TQFP	LQFP	QFN	SKDIP	MSOP	WLCSP	BGA	SOT	Wafer

温度范围
I= -40°C~85°C 工业级
J= -40°C~105°C 汽车级G2
A= -40°C~125°C 汽车级G1
T= -40°C~150°C 汽车级G0

包装形式

R	Tray	托盘
T	Tape and Reel	编带
U	Tube	管装
B	Bulk	散装

Preliminary

订购信息

型号	封装	包装
SC32F10TC8PJR	LQFP48	盘装
SC32F10TC8QJR	QFN48	盘装
SC32F10TS8PJR	LQFP44	盘装
SC32F10TK8PJR	LQFP32	盘装
SC32F10TK8QJR	QFN32	盘装
SC32F10TG8MJU	SOP28	管装
SC32F10TG8XJU	TSSOP28	管装
SC32F10GC8PJR	LQFP48	盘装
SC32F10GC8QJR	QFN48	盘装
SC32F10GS8PJR	LQFP44	盘装
SC32F10GK8PJR	LQFP32	盘装
SC32F10GK8QJR	QFN32	盘装
SC32F10GG8MJU	SOP28	管装
SC32F10GG8XJU	TSSOP28	管装
SC32F10TC7PJR	LQFP48	盘装
SC32F10TC7QJR	QFN48	盘装
SC32F10TS7PJR	LQFP44	盘装
SC32F10TK7PJR	LQFP32	盘装
SC32F10TK7QJR	QFN32	盘装
SC32F10TG7MJU	SOP28	管装
SC32F10TG7XJU	TSSOP28	管装
SC32F10GC7PJR	LQFP48	盘装
SC32F10GC7QJR	QFN48	盘装
SC32F10GS7PJR	LQFP44	盘装
SC32F10GK7PJR	LQFP32	盘装
SC32F10GK7QJR	QFN32	盘装
SC32F10GG7MJU	SOP28	管装
SC32F10GG7XJU	TSSOP28	管装
SC32F10TS8PJR-HW	LQFP44	盘装

Preliminary

目录

1 总体描述 1
2 主要功能 2
2.1 存储 2
2.2 BootLoader 2
2.3 烧写和仿真 2
2.4 时钟源 2
2.5 中断源 3
2.6 数字外围 3
2.7 模拟外围 3
产品外设资源表 5
产品命名规则 6
订购信息 7
目录 8
3 管脚定义 13
3.1 管脚配置图 13
3.2 管脚资源列表 17
4 资源框图 19
5 上电、复位和时钟控制（RCC） 20
5.1 上电过程 20
5.1.1 复位阶段 20
5.1.2 调入信息阶段 20
5.1.3 正常操作阶段 20
5.2 复位 20
5.2.1 复位后的启动区域 21
5.2.2 外部 RST 复位 21
5.2.3 低电压复位 LVR 22
5.2.4 上电复位 POR 22
5.2.5 看门狗复位 WDT 22
5.2.6 软件复位 22
5.2.7 复位初始状态 22
5.3 时钟 22
5.3.1 系统时钟源 22
5.3.2 总线 22

Preliminary

5.3.3 时钟及总线分配框图 23
5.4 RCC 中断 23
5.5 PLL 23
5.6 内建高频 32MHz 振荡器（HIRC） 24
5.7 内置高频晶体振荡器电路（HXT） 24
5.8 内建低频 32kHz 振荡器（LIRC） 24
5.9 内置低频振荡电路（LXT） 24
6 存储 25
6.1 存储框图 25
6.2 APROM（主存储区） 26
6.3 LDROM（系统存储区） 27
6.3.1 BootLoader 27
6.4 SRAM 27
6.5 启动区域选择（自举） 27
6.5.1 从主存储区自举 27
6.5.2 从系统存储区自举 27
6.5.3 从嵌入式 SRAM 自举 27
6.5.4 自举模式设置 28
6.6 96 bits Unique ID 28
6.7 User ID 区域 28
6.8 编程 28
6.8.1 JTAG 专用模式 29
6.8.2 常规模式（JTAG 专用口无效） 29
6.9 安全加密 29
6.9.1 安全加密操作权限 29
6.10 In Application Programming (IAP) 30
7 中断 31
7.1 外部中断 INT0~15 31
7.2 中断与事件 31
7.3 中断向量表 31
8 省电模式 35
9 GPIO 36
9.1 时钟源 36
9.2 特性 36
9.3 GPIO 结构图 36
9.3.1 强推挽输出模式 36
9.3.2 带上拉的输入模式 37

Preliminary

9.3.3 高阻输入模式(Input only) 37
10 模数转换器 ADC 38
10.1 时钟源 38
10.2 特性 38
10.3 ADC 转换步骤 38
10.4 ADC 连接电路图 39
11 模拟比较器 CMP 40
11.1 特性 40
11.2 模拟比较器结构框图 40
12 UART0~3 41
12.1 时钟源 41
12.2 特性 41
13 SPI0~1 42
13.1 时钟源 42
13.2 SPI0 特性 42
13.3 SPI1 特性 42
13.4 SPI0 和 SPI1 对比 42
14 TWI0~1 44
14.1 时钟源 44
14.2 特性 44
14.3 TWI 信号描述 44
14.3.1 TWI 时钟信号线（SCL） 44
14.3.2 TWI 数据信号线（SDA） 44
15 硬件看门狗 WDT 45
15.1 时钟源 45
16 Base Timer（BTM） 46
16.1 时钟源 46
16.2 特性 46
17 内建 CRC 校验模块 47
17.1 时钟源 47
17.2 特性 47
18 PWM0：8 路 16 位多功能 PWM 48
18.1 时钟源 48
18.2 特性 48
18.3 PWM0 通用配置 48
18.3.1 输出模式 48
18.3.2 对齐类型 48

Preliminary

18.3.3 占空比变化特性 48
18.3.4 周期变化特性 48
18.4 PWM0 结构框图 49
19 LEDPWM：32 路 8 位 LEDPWM 50
19.1 时钟源 50
19.2 特性 50
20 LCD/LED 驱动器 51
20.1 时钟源 51
20.2 内置 8 COM x 24 SEG LED 驱动 51
20.3 内置 8 COM x 24 SEG LCD 驱动 51
21 32 路高灵敏度触控电路 TK 52
22 16 位定时/计数器（TIM）Timer0~Timer7 53
22.1 时钟源 53
22.2 特性 53
22.3 计数方式 53
22.3.1 定时模式下 TIM 计数方式 53
22.3.2 PWM 输出模式下 TIM 计数方式 53
22.4 定时器相关的信号口 54
22.5 TIM 的中断及对应标志位 54
23 直接存储器访问(DMA) 55
23.1 概述 55
23.2 时钟源 55
23.3 特性 55
23.4 功能说明 55
23.4.1 传输方向 55
23.4.2 DMA 访问区域限制 55
23.4.3 通道优先级 55
23.4.4 单一传输和批量传输 56
23.4.5 循环模式 56
24 SysTick 57
24.1 时钟源 57
24.2 SysTick 校准寄存器默认值 57
25 电气特性 58
25.1 推荐工作条件 58
25.2 极限参数 58
25.3 Flash ROM 参数 58

Preliminary

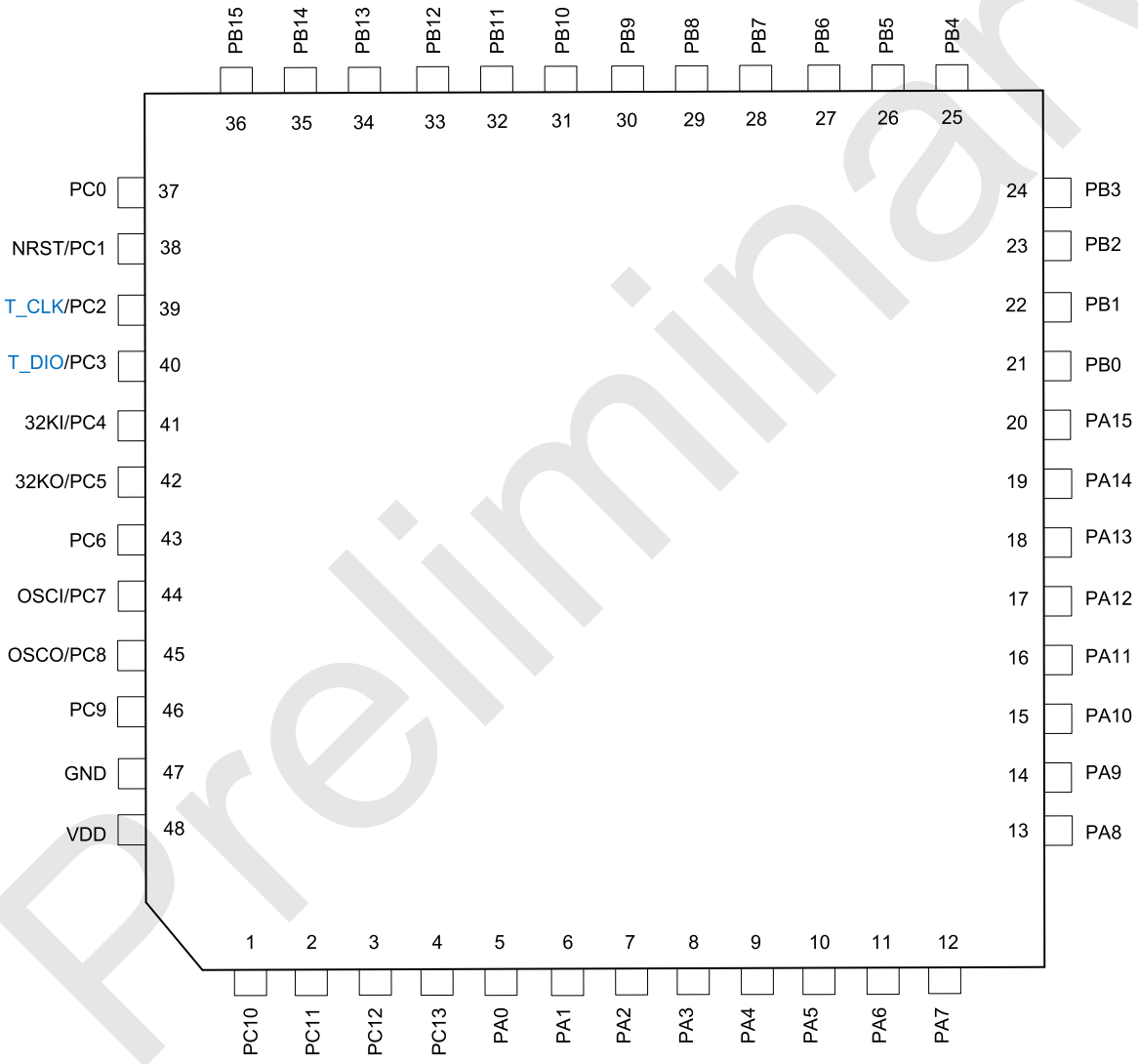
25.4 运行功耗 59
25.4.1 V_{DD} = 5V，T_A = +25℃，除非另有说明 59
25.4.2 V_{DD} = 3.3V，T_A = +25℃，除非另有说明 59
25.5 GPIO 参数 60
25.5.1 V_{DD} = 5V，T_A = +25℃， 除非另有说明 60
25.5.2 V_{DD} = 3.3V，T_A = +25℃， 除非另有说明 60
25.6 TK 电气特性 61
25.7 BTM 电气特性 61
25.8 WDT 电气特性 61
25.9 交流电气参数 62
25.10 ADC 电气参数 62
25.11 CMP 电气参数 63
26 封装信息 64
27 版本记录 74
28 声明 75

Preliminary

3 管脚定义

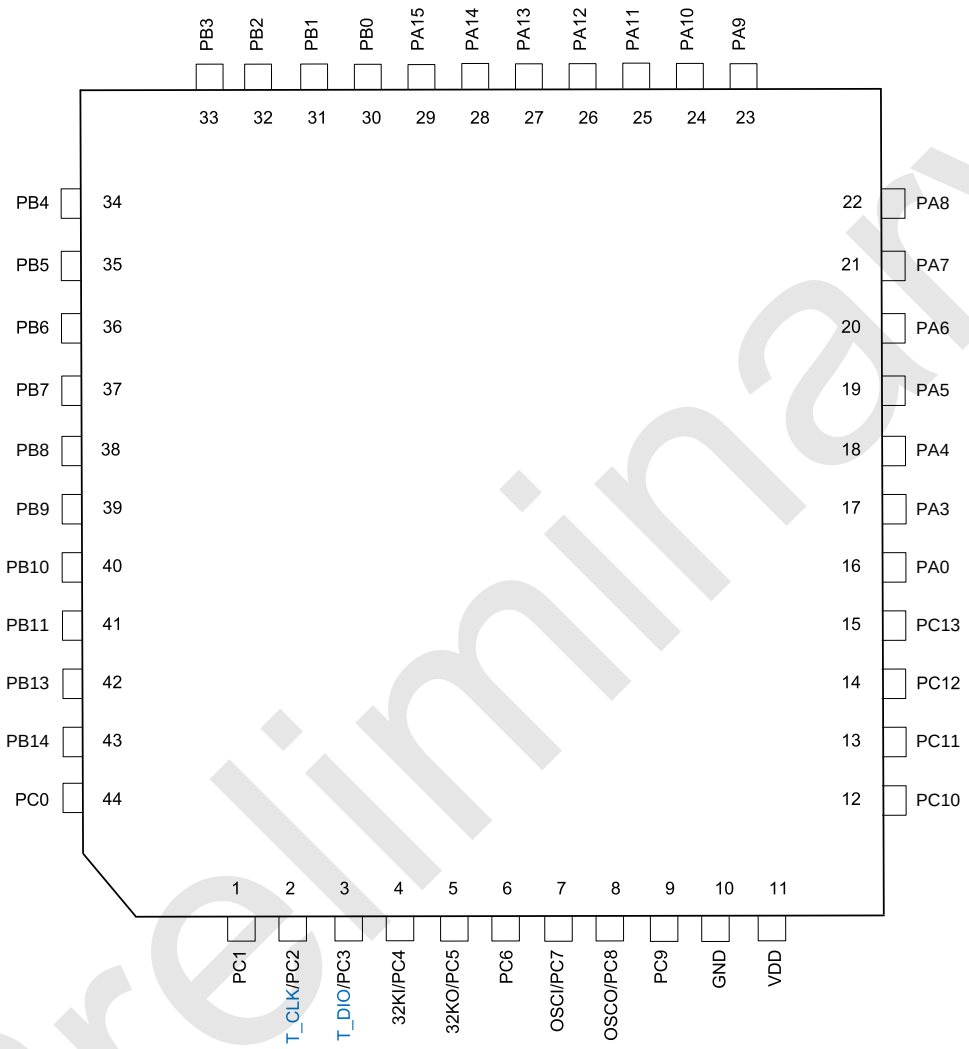
3.1 管脚配置图

注意：仅 SC32F10T 系列支持 TK 功能



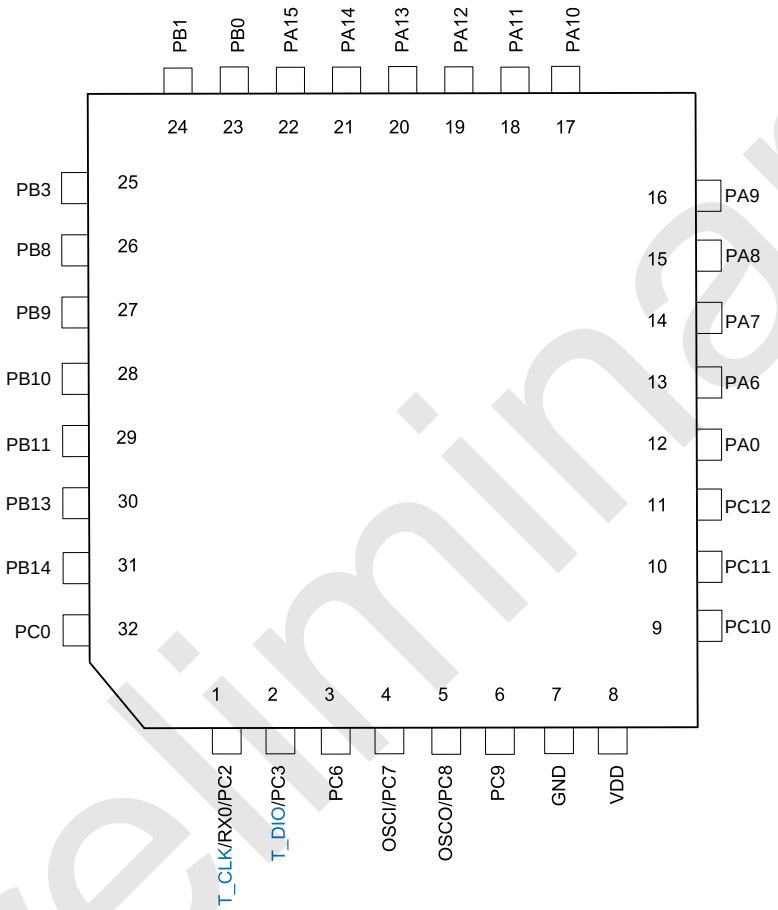
48PIN 管脚配置图
适用于 LQFP48、QFN48 封装

Preliminary



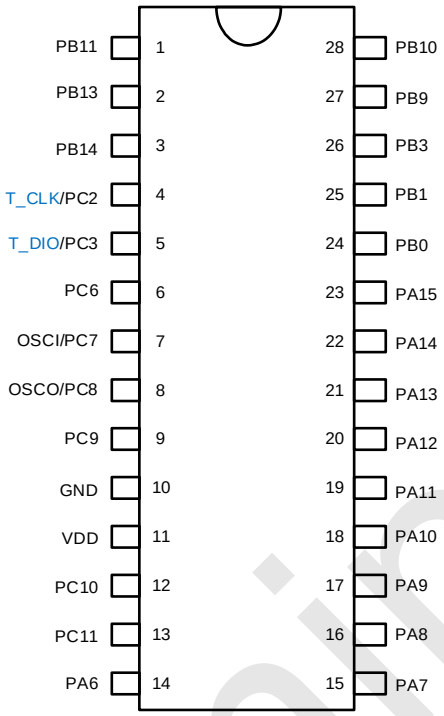
44PIN 管脚配置图
适用于 LQFP44 封装

Preliminary



32PIN 管脚配置图
适用于 LQFP32、QFN32 封装

Preliminary



28PIN 管脚配置图
适用于 SOP28 及 TSSOP28 封装

Preliminary

3.2 管脚资源列表

注意：仅 SC32F10T 系列支持 TK 功能

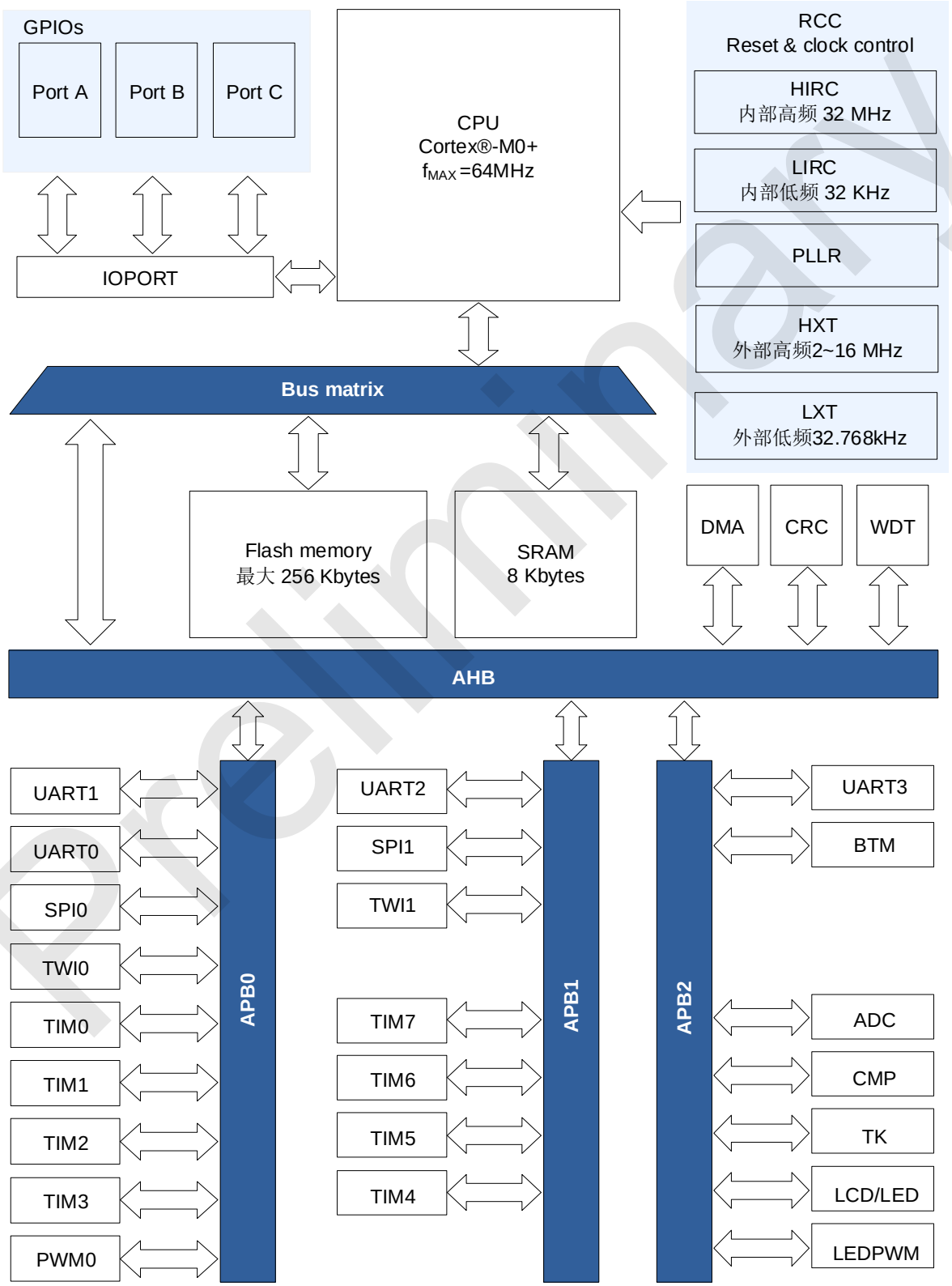
LQFP48/QFN48	LQFP44	LQFP32/QFN32	SOP28/TSSOP28	管脚名	特殊	TK	LCD/LED	ADC	CMP	PWM-32	PWM-8	UART	SPI	TWI	PWM	TxEX/Tx	INT
1	12	9	12	PC10	-	-	-	-	CMPR	-	-	-	-	SCL0A	-	-	INT10
2	13	10	13	PC11	-	-	-	-	CMP3	-	-	-	-	SDA0A	-	-	INT11
3	14	11	-	PC12	-	TK28	-	-	CMP2	-	-	-	-	-	-	-	INT12
4	15	-	-	PC13	-	TK29	-	-	CMP1	-	-	-	-	-	-	-	INT13
5	16	12	-	PA0	-	TK30	-	-	CMP0	-	-	-	-	-	T3PWMA	T3CAP/T3	INT0
6	-	-	-	PA1	-	TK31	-	-	-	-	-	-	SCK0A	SCL1A	-	-	INT1
7	-	-	-	PA2	-	-	C7	-	-	LEDPWM28	-	-	MOSI0A	SDA1A	-	-	INT2
8	17	-	-	PA3	-	-	C6	-	-	LEDPWM29	PWM4	-	MISO0A	-	-	-	INT3
9	18	-	-	PA4	-	-	C5	-	-	LEDPWM30	PWM5	-	MISO1A	-	-	-	INT4
10	19	-	-	PA5	-	-	C4	-	-	LEDPWM31	PWM6	-	MOSI1A	SDA0B	-	-	INT5
11	20	13	14	PA6	-	TK0	C3/S0	-	-	LEDPWM0	PWM7	-	SCK1A	SCL0B	-	-	INT6
12	21	14	15	PA7	-	TK1	C2/S1	-	-	LEDPWM1	-	-	SCK0B	SCL1B	-	-	INT7
13	22	15	16	PA8	-	TK2	C1/S2	-	-	LEDPWM2	-	-	MOSI0B	SDA1B	-	-	INT8
14	23	16	17	PA9	-	TK3	C0/S3	-	-	LEDPWM3	-	-	MISO0B	-	-	-	INT9
15	24	17	18	PA10	-	TK4	S4	-	-	LEDPWM4	-	TX2A	-	-	T2PWMA	T2CAP/T2	INT10
16	25	18	19	PA11	-	TK5	S5	-	-	LEDPWM5	-	RX2A	-	-	T1PWMA	T1CAP/T1	INT11
17	26	19	20	PA12	-	TK6	S6	-	-	LEDPWM6	-	-	SCK1	SCL1	(T2PWMA)	(T2CAP/T2)	INT12
18	27	20	21	PA13	-	TK7	S7	-	-	LEDPWM7	-	RX1	MOSI1	SDA1/(SCL0C)	(T3PWMA)	(T3CAP/T3)	INT13
19	28	21	22	PA14	-	TK8	S8	-	-	LEDPWM8	-	TX1	MISO1	(SDA0C)	T4PWMA	T4CAP/T4	INT14
20	29	22	23	PA15	-	TK9	S9	-	-	LEDPWM9	-	TX2	MISO0	-	T5PWMA	T5CAP/T5	INT15
21	30	23	24	PB0	-	TK10	S10	-	-	LEDPWM10	-	RX2	MOSI0	SDA0	T6PWMA	T6CAP/T6	INT0
22	31	24	25	PB1	-	TK11	S11	-	-	LEDPWM11	FLT	-	SCK0	SCL0	(T7PWMA)	(T7CAP/T7)	INT1
23	32	-	-	PB2	-	TK12	S12	-	-	LEDPWM12	-	-	-	-	-	-	INT2

Preliminary

LQFP48/QFN48	LQFP44	LQFP32/QFN32	SOP28/TSSOP28	管脚名	特殊	TK	LCD/LED	ADC	CMP	PWM-32	PWM-8	UART	SPI	TWI	PWM	TxEX/Tx	INT
24	33	25	26	PB3	-	TK13	S13	AIN7	-	LEDPWM13	-	-	-	-	-	-	INT3
25	34	-	-	PB4	-	TK14	S14	AIN8	-	LEDPWM14	-	-	-	-	-	-	INT4
26	35	-	-	PB5	-	TK15	S15	AIN9	-	LEDPWM15	-	-	-	-	-	-	INT5
27	36	-	-	PB6	-	TK16	S16	AIN10	-	LEDPWM16	-	-	-	-	-	-	INT6
28	37	-	-	PB7	-	TK17	S17	AIN11	-	LEDPWM17	-	-	-	-	-	-	INT7
29	38	26	-	PB8	-	TK18	S18	AIN12	-	LEDPWM18	-	-	-	-	-	-	INT8
30	39	27	27	PB9	-	TK19	S19	AIN13	-	LEDPWM19	-	-	-	-	-	-	INT9
31	40	28	28	PB10	-	TK20	S20	AIN14	-	LEDPWM20	-	-	-	-	-	-	INT10
32	41	29	1	PB11	-	TK21	S21	AIN15	-	LEDPWM21	-	-	-	-	-	-	INT11
33	-	-	-	PB12	-	TK22	S22	-	-	LEDPWM22	-	-	-	-	-	-	INT12
34	42	30	2	PB13	-	TK23	S23	-	-	LEDPWM23	-	RX3	-	-	-	-	INT13
35	43	31	3	PB14	-	TK24	S24	-	-	LEDPWM24	-	TX3	-	-	-	-	INT14
36	-	-	-	PB15	-	TK25	S25	-	-	LEDPWM25	-	-	-	-	T0PWMB	T0EX	INT15
37	44	32	-	PC0	-	TK26	S26	AIN16	-	LEDPWM26	-	-	-	-	-	-	INT0
38	1	-	-	PC1	NRST	TK27	S27	-	-	LEDPWM27	-	-	-	-	T7PWMA	T7CAP/T7	INT1
39	2	1	4	PC2	T_CLK	-	-	-	-	-	-	RX0	-	-	-	-	INT2
40	3	2	5	PC3	T_DIO	-	-	-	-	-	-	TX0	-	-	-	-	INT3
41	4	-	-	PC4	32KI	-	-	-	-	-	-	-	-	-	-	-	INT4
42	5	-	-	PC5	32KO	-	-	-	-	-	-	-	-	-	-	-	INT5
43	6	3	6	PC6	-	-	-	AIN0	-	-	PWM3	-	-	-	-	-	INT6
44	7	4	7	PC7	OSCI	-	-	-	-	-	PWM2	-	-	-	-	-	INT7
45	8	5	8	PC8	OSCO	-	-	-	-	-	PWM1	-	-	-	-	-	INT8
46	9	6	9	PC9	-	Cmod	-	AIN1	-	-	PWM0	-	-	-	-	-	INT9
47	10	7	10	GND	Power	-	-	-	-	-	-	-	-	-	-	-	-
48	11	8	11	VDD	Power	-	-	-	-	-	-	-	-	-	-	-	-

Preliminary

4 资源框图



Preliminary

5 上电、复位和时钟控制（RCC）

5.1 上电过程

SC32F10T/10G 上电后，在客户端软件执行前，会经过以下三个阶段：

① 复位阶段；

② 调入信息阶段；

③ 正常操作阶段。

5.1.1 复位阶段

复位阶段是指 SC32F10T/10G 会一直处于复位的情况，直到供应给 SC32F10T/10G 的电压高过某一电压，内部才开始有效的 Clock。复位阶段的时间长短和外部电源的上升速度有关，外部电源达到内建 POR 电压后，复位阶段才会完成。

5.1.2 调入信息阶段

在 SC32F10T/10G 内部有一个预热计数器。在复位阶段期间，此预热计数器一直被清为 0，直到电压过了 POR 电压后，内部 HIRC 振荡器开始起振，该预热计数器开始计数。当内部的预热计数器计数到一定数目后，每隔一定数量 HIRC clock 就会从 Flash ROM 中的 IFB（包含 Customer Option）读取数据存放到内部系统寄存器中。直到预热完成后，该复位信号才会结束。

5.1.3 正常操作阶段

结束调入信息阶段后，SC32F10T/10G 开始从 Flash 中读取指令代码即进入正常操作阶段。这时的 LVR 电压值是用户写入 Customer Option 的设置值。

5.2 复位

SC32F10T/10G 有 5 种复位方式，前四种为硬件复位：

① 外部 RST 复位

② 低电压复位 LVR

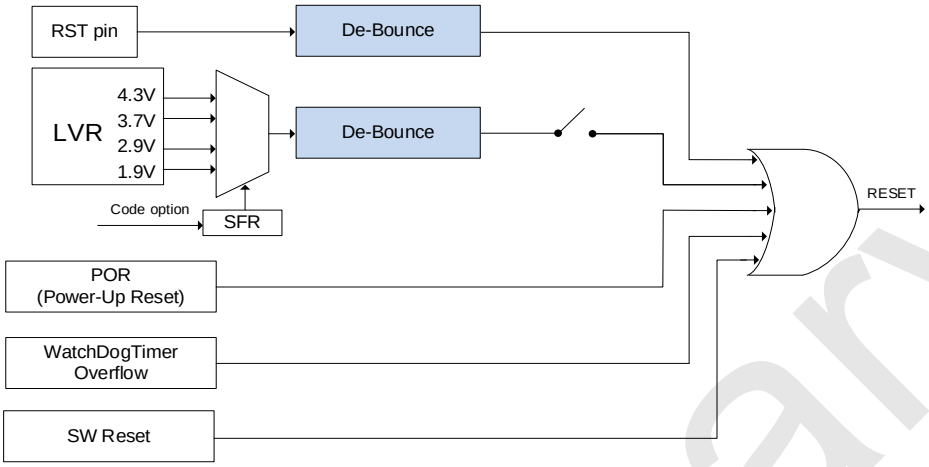
③ 上电复位 POR

④ 看门狗 WDT 复位

⑤ 软件复位

Preliminary

SC32F10T/10G 的复位部分电路结构图如下：

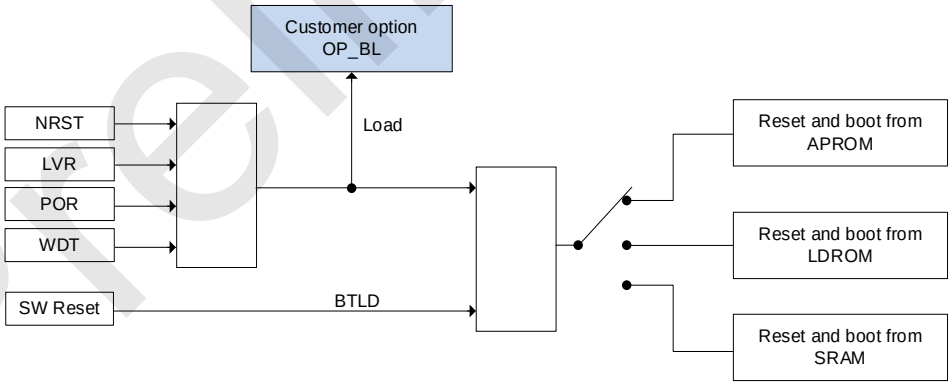


SC32F10T/10G 复位电路图

5.2.1 复位后的启动区域

外部 RST 复位、低电压复位 LVR、上电复位 POR、看门狗 WDT 这四种硬件复位后，芯片从用户 OP_BL 设定的启动区域(APROM / LDROM / SRAM)启动。

软件复位后，芯片根据 BTLD[1:0]设定的启动区域(APROM / LDROM / SRAM)启动。



SC32F10T/10G 复位后启动区域切换示意图

5.2.2 外部 RST 复位

外部 RST 复位就是从外部 RST 给 SC32F10T/10G 一定宽度的低电平复位脉冲信号，来实现 SC32F10T/10G 的复位。

用户在烧录程序前可通过烧录上位机软件配置 Customer Option 项将 PC1 / NRST 管脚配置为 RST（复位脚）使用。

Preliminary

5.2.3 低电压复位 LVR

SC32F10T/10G 内建了一个低电压复位电路。而复位的门限电压有 4 种选择：4.3V、3.7V、2.9V、1.9V，缺省值是用户烧录时选择的 Customer Option 值。当 VDD 电压小于低电压复位的门限电压，且持续时间大于 T_{LVR} 时，会产生复位。其中，T_{LVR} 是 LVR 的消抖时间，约 30μs。

5.2.4 上电复位 POR

SC32F10T/10G 内部有上电复位电路，当电源电压 VDD 达到 POR 复位电压时，系统自动复位。

5.2.5 看门狗复位 WDT

SC32F10T/10G 有一个 WDT，其时钟源为内部的 32kHz 振荡器。用户可以通过编程器的 Customer Option 选择是否开启看门狗复位功能。

5.2.6 软件复位

SC32F10T/10G 提供软件复位功能，用户可以通过对 RST（IAP_CON.8）位写 1 后，使得系统立刻复位。

5.2.7 复位初始状态

当 SC32F10T/10G 处于复位状态时，多数寄存器会回到其初始状态。看门狗 WDT 处于关闭的状态。“热启动”的 Reset（如 WDT、LVR、软件复位等）不会影响到 SRAM，SRAM 值始终是复位前的值。SRAM 内容的丢失会发生在电源电压低到 RAM 无法保存为止。

5.3 时钟

5.3.1 系统时钟源

五种不同的时钟源可被用来驱动系统时钟 SYSCLK：

- 内建高频 32MHz 振荡器（HIRC），上电默认时钟
- 外接高频晶振（HXT）
- 内建低频 32kHz 振荡器（LIRC）
- 外接低频晶振（LXT）
- PLL，最大频率是 64MHz

注意：

1. **上电默认的系统时钟源为 HIRC，用户可在上电后的正常操作阶段，通过软件方式切换时钟源。切换前务必确保所选时钟源已处于稳定的工作状态；**
2. **系统时钟源无论选择切换至哪一种，都必须先将系统时钟源切换至 HIRC，再切换至目标时钟源。**

5.3.2 总线

用户可通过多个预分频器配置 AHB、APB0、APB1、APB2 域的频率。

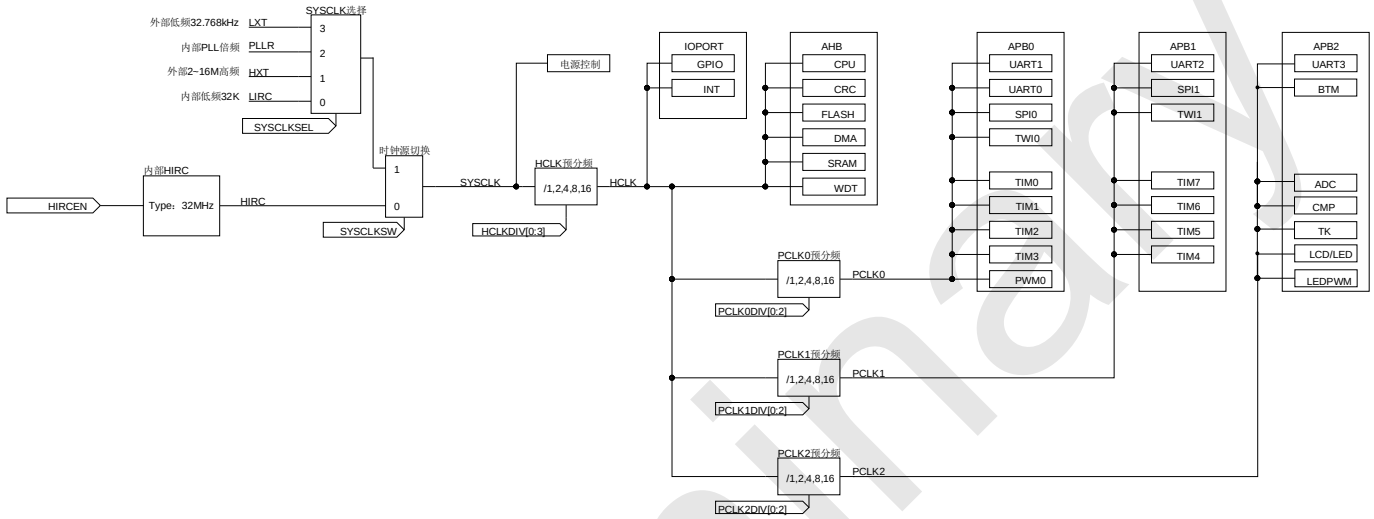
- HCLK：AHB 域主时钟，最大频率是 64MHz，包括 Cortex®-M0+内核、内存、DMA 等都由 HCLK 驱动。
- PCLK0：APB0 域主时钟，最大频率是 HCLK 的频率，APB0 总线上的外设都由 PCLK0 驱动；
- PCLK1：APB1 域主时钟，最大频率是 HCLK 的频率，APB1 总线上的外设都由 PCLK1 驱动；

Preliminary

- PCLK2：APB2 域主时钟，最大频率是 HCLK 的频率，APB2 总线上的外设都由 PCLK2 驱动；

RCC 通过 AHB 时钟(HCLK)8 分频后作为 SysTick 的外部时钟。通过对 SysTick 控制与状态寄存器的设置，可选择上述时钟或内核时钟作为 SysTick 时钟源。

5.3.3 时钟及总线分配框图



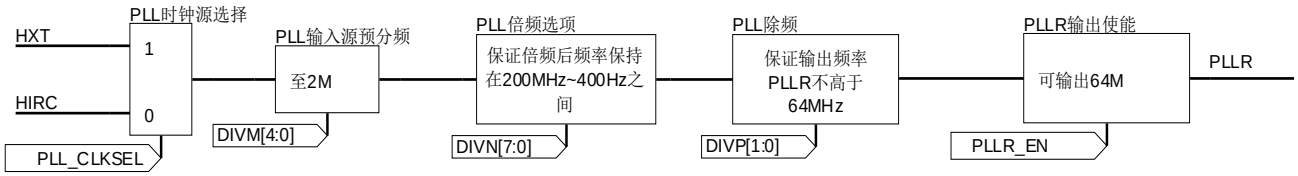
时钟及总线分配框图

5.4 RCC 中断

配合停振检测机制，SC32F10T/10G 的时钟源提供一个用户可配置的 RCC 中断：当系统时钟源为 LXT / HXT / PLL 时，如果检测到时钟源存在异常，将置起停振检测中断标志，如果此时对应的中断已使能，将产生停振检测中断。

5.5 PLL

- 系统运行时钟可通过 PLL 倍频至 64MHz
- 用户可通过公式配置出所需频率:
  - PLL 输入时钟的频率 f_{PLL_IN}
  - PLL 的输出频率 $f_{PLLR} = [(f_{PLL_IN} / DIVM) * DIVN] / 2 ^ (DIVP +1)$
- PLL 电路框图如下：



Preliminary

5.6 内建高频 32MHz 振荡器（HIRC）

- 可作为系统运行时钟
- 可作为 PLL 时钟源
- 频率误差：跨越 (2.0V~5.5V) 及 (-40 ~ 105℃) 应用环境，不超过 ±1%
- 可通过 32.768kHz 外接晶振进行自动校准，校准后 HIRC 精度可无限接近外接 32.768kHz 晶振的精度

5.7 内置高频晶体振荡器电路（HXT）

- 可作为系统运行时钟
- 可作为 PLL 时钟源
- 可外接 2~16MHz 高频振荡器

5.8 内建低频 32kHz 振荡器（LIRC）

- 可作为系统运行时钟
- 可作为 LCD/LED 模块的时钟源
- 可作为 Base Timer 及 WDT 的时钟源
- 频率误差：跨越 (4.0 ~ 5.5V) 及 (-20 ~ 85℃) 应用环境，经寄存器修正后频率误差不超过 ±4%

5.9 内置低频振荡电路（LXT）

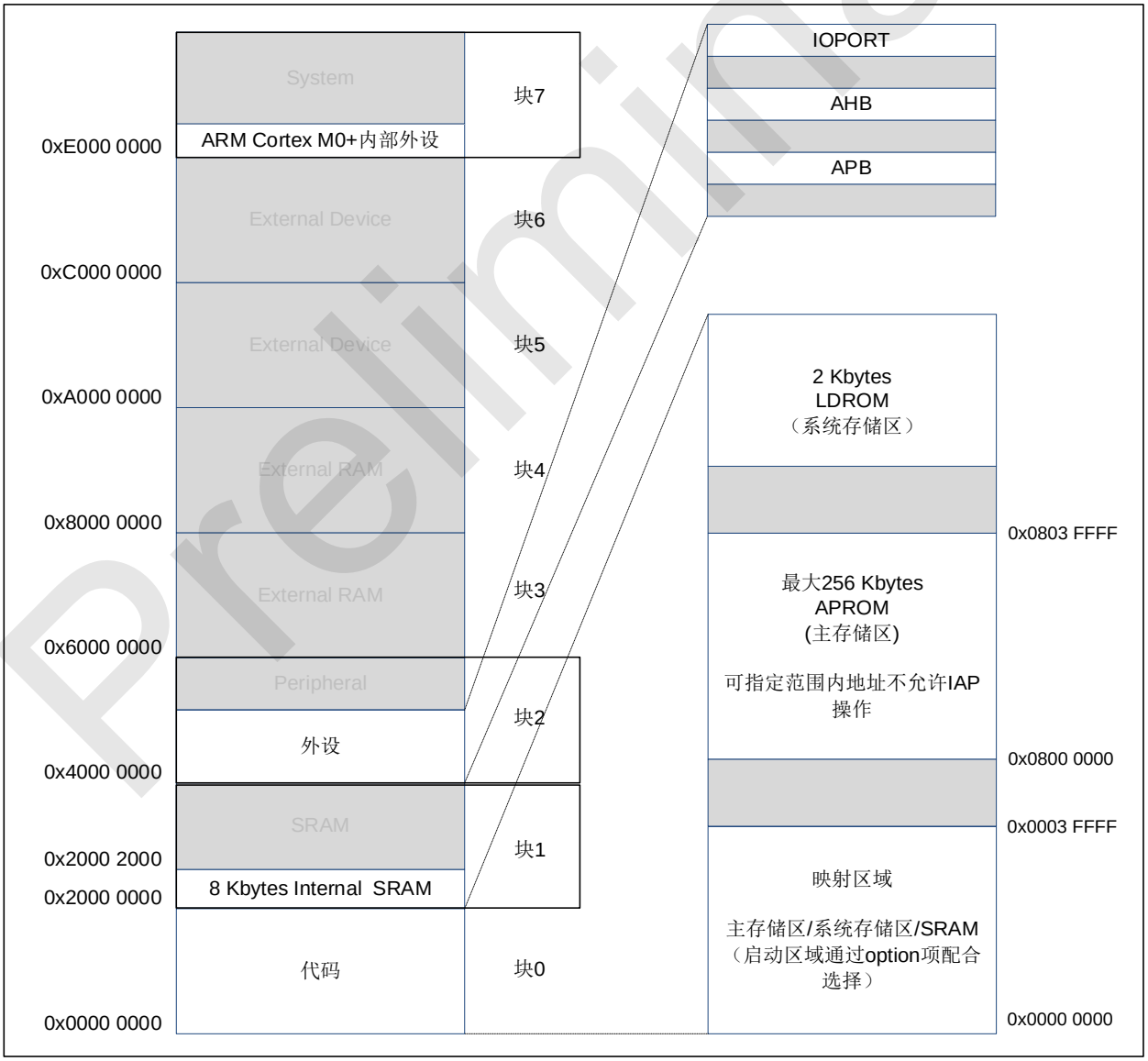
- 可作为系统运行时钟
- 可作为 Base Timer 时钟源
- 可作为 LCD/LED 模块的时钟源
- 可外接 32.768kHz 低频振荡器
- 可通过 LXT 对 HIRC 进行自动校准

Preliminary

6 存储

- 存储 Flash 位宽为 32 bits，可反复写入 10 万次
- 常温下数据保存时间为 100 年以上。
- Flash 的组成结构如下：
  - 最大 256 Kbytes APROM（主存储区）
  - 2 Kbytes LDROM（系统存储区）
  - 8 Kbytes Internal SRAM
  - 96 bits Unique ID

6.1 存储框图



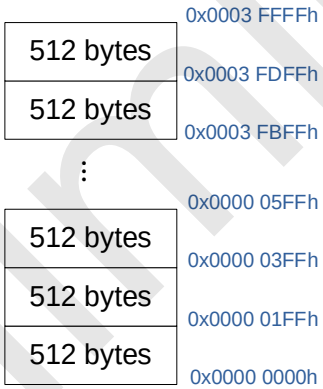
SC32F10T/10G 系列存储器映射图

Preliminary

6.2 APROM（主存储区）

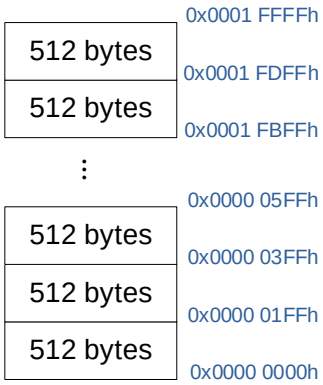
- SC32F10xx8 系列的主存储区（APROM）有 256 Kbytes
- SC32F10xx7 系列的主存储区（APROM）有 128 Kbytes
- 扇区（sector）大小：512 bytes
- 支持：读/ 写/ 扇区擦除/ 全擦除/ 查空
- CPU (Cortex®-M0+) 通过 AHB 总线访问 Flash
- 程序默认从主存储区启动，用户可通过 customer option OP_BL[1:0]选择程序从 SRAM/LDROM 等其它区域启动
- 读保护：即读取加密，读保护开启后，仅可从主存储区启动运行的程序可以读取主存储区信息，其它区域启动或第三方工具无法获取主存储区信息
- 写保护：提供两段硬件写保护区域，写保护区域中禁止 IAP 操作，用户可以根据实际需求以扇区为单位设定两段写保护区域的范围

256 Kbytes 的 APROM 分为 512 个扇区（sector），每个 Sector 为 512 bytes，烧录时目标地址所属的 Sector 都会被烧写器强制擦除，再写入数据；用户写操作时，必须先擦除，再写入数据。



SC32F10xx8 系列 256 Kbytes APROM Sector 分区示意

128 Kbytes 的 APROM 分为 256 个扇区（sector），每个 Sector 为 512 bytes，烧录时目标地址所属的 Sector 都会被烧写器强制擦除，再写入数据；用户写操作时，必须先擦除，再写入数据。



SC32F10xx7 系列 128 Kbytes APROM Sector 分区示意

Preliminary

6.3 LDROM（系统存储区）

- 系统存储区为 2 Kbytes LDROM，出厂固化 ISP 程序，该区域用户无法改写也无法访问
- 嵌入式自举程序：固化的 ISP 程序，该指令公开，可以利用该程序通过 UART 重新编程 Flash。程序执行会等待升级命令，在 500MS 内未来接收到更新指令，则跳转到主存储区执行（0X8000 0000）

6.3.1 BootLoader

支持硬件和软件两种 BootLoad 方式：

- 软件做法：直接软件划分 BootLoad 和 APP 区域，通过修改 VTOR 可轻易实现 BootLoad、APP 中断共用，各区大小可随意裁切；
- 硬件做法：2 Kbytes 固定“系统存储区”为专用 BootLoader 区域，用户不可读写：
  - 系统存储区作为一个固化的 BootLoader 空间，其中的程序是出厂前烧录好，用户不可读写。
  - 嵌入式自举程序：嵌入式自举程序位于系统存储区中，在生产阶段编程。固化的 ISP 程序，该指令公开，可以利用该程序通过 UART 重新编程 Flash。

6.4 SRAM

- Internal SRAM：8 Kbytes，地址 0x2000 0000 ~ 0x2000 1FFF
- 用户可通过 customer option OP_BL[1:0]选择程序从 SRAM 启动
- 能够以最大系统时钟频率按字节、半字（ 16 位）或全字（32 位）访问，无等待状态，因此可由 CPU 和 DMA 访问。

6.5 启动区域选择（自举）

复位后，用户可自行设置所需的自举模式配置。

退出待机模式后，还可以对启动模式配置进行重新采样。该启动延迟结束后，CPU 将从地址 0x0000 0000 获取栈顶值，然后从始于 0x0000 0004 的自举存储器开始执行代码。

自举区域选择有三种：主存储区、系统存储区和 SRAM，详细描述如下：

6.5.1 从主存储区自举

主存储区在自举存储器空间 (0x0000 0000) 中有别名，但也可从它原来的存储器空间 (0x0800 0000) 访问。换句话说：程序可从地址 0x0000 0000 或 0x0800 0000 开始访问。

6.5.2 从系统存储区自举

- 系统存储区（2 Kbytes LDROM）作为一个固化的 BootLoader 空间，其中的程序是出厂前烧录好，用户不可读写。
- 嵌入式自举程序：嵌入式自举程序位于系统存储区中，在生产阶段编程。固化的 ISP 程序，该指令公开，可以利用该程序通过 UART 重新编程 Flash。

6.5.3 从嵌入式 SRAM 自举

SRAM 在自举存储器空间 (0x0000 0000) 中有别名，但也可从它原来的存储器空间 (0x2000 0000) 访问。

Preliminary

6.5.4 自举模式设置

通过寄存器控制位 BTLD[1:0]配合软件复位 RST 控制位可实现三种自举模式，BTLD 和 RST 受 IAP_KEY 保护：

① 设置 BTLD[1:0]=0x00，芯片软件复位后从主存储区（APROM）启动

② 设置 BTLD[1:0]=0x01，芯片软件复位后从系统存储区（LDROM）启动

③ 设置 BTLD[1:0]=0x10，芯片软件复位后从嵌入式 SRAM 启动

通过 customer option 项 OP_BL[1:0]实现芯片上电初始启动区域选择：

① 设置 OP_BL[1:0]=0x00，芯片复位后从主存储区（APROM）启动

② 设置 OP_BL[1:0]=0x01，芯片复位后从系统存储区（LDROM）启动

③ 设置 OP_BL[1:0]=0x10，芯片复位后从嵌入式 SRAM 启动

6.6 96 bits Unique ID

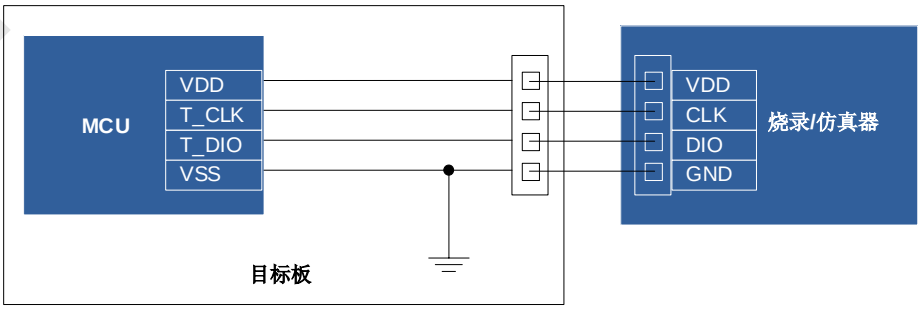
SC32F10T/10G 提供了一个独立的 Unique ID 区域，出厂前会预烧一个 96 bits 的唯一码，用以确保该芯片的唯一性。用户获得序列号的唯一方式是通过 IAP 指令读取。

6.7 User ID 区域

User ID 区域，出厂时写入用户定制 ID，用户可对其进行读操作，但禁止对 User ID 区域进行写操作。

6.8 编程

SC32F10T/10G 的 Flash 通过 T_DIO、T_CLK、VDD、VSS 来进行编程，具体连接关系如下：



Preliminary

ICP 模式 Flash Writer 编程连接示意图

T_DIO、T_CLK 是 2 线 JTAG 烧写和仿真的信号线，用户在烧录时可通过 Customer Option 项配置这两端口的模式：JTAG 专用模式和常规模式（JTAG 专用口无效）。

6.8.1 JTAG 专用模式

JTAG 专用模式下，T_DIO、T_CLK 为烧写仿真专用口，与之复用的其它功能不可用。此模式一般用于在线调试阶段，方便用户仿真调试；JTAG 专用模式生效后，芯片无需重新上下电即可直接进入烧录或仿真模式。

6.8.2 常规模式（JTAG 专用口无效）

常规模式下，JTAG 功能不可用，端口上与之复用的其它功能可正常使用。此模式可防止烧录口占用 MCU 管脚，方便用户最大化利用 MCU 资源。

注意：当 JTAG 专用口无效的配置设定成功后，芯片必须彻底下电再重新上电后才能进入烧录或仿真模式，这样就会影响到带电模式下的烧录和仿真。赛元建议用户在量产烧录时选择 JTAG 专用口无效的配置，在研发调试阶段选择 JTAG 模式。

6.9 安全加密

SC32F10T/10G 系列的安全加密功能主要是对 APROM 进行读保护加密：用户可在烧录阶段通过赛元专用烧录套件的烧录上位机的 customer option 项配置读保护加密功能，选择是否开启 flash 读保护，进入加密模式：

- 芯片默认出厂时 flash 为非加密状态
- 读保护加密功能无映射寄存器，用户只能在烧录阶段通过赛元专用烧录套件的烧录上位机的 customer option 项配置，必须经过烧录才能完成修改。
- 加密失能：可对主存储区执行读取、编程和擦除操作。也可对选项字节和备份寄存器进行所有操作。
- 加密使能：
  - 主存储区启动：在用户模式下执行的代码（从用户 APROM 自举）可对主存储区执行所有操作。
  - 调试、从 SRAM 启动以及从系统存储区启动：在调试模式下或当代码从 SRAM 或 系统存储区启动时，主存储区完全不可访问。
- 取消加密使能必须先对主存储区进行全擦操作。

6.9.1 安全加密操作权限

启动区域/工具	解锁状态					读保护加密状态				
	读	写	块擦	全擦	操作写保护区域	读	写	块擦	全擦	操作写保护区域
从 APROM 自举	√	√	√	\	禁止	√	√	√	\	禁止
调试/从 SRAM 自举	√	√	√	√	禁止	禁止	禁止	禁止	禁止	禁止
从系统存储区自举	√	√	√	√	√	禁止	禁止	禁止	√	禁止

Preliminary

6.10 In Application Programming (IAP)

SC32F10T/10G 的 APROM 中的 IAP 区域可进行 In Application Programming (IAP)操作，用户可以通过 IAP 操作实现远程程序更新，也可以通过 IAP 读操作获取 Unique ID 区域或 User ID 区域信息。进行 IAP 写数据操作前，用户必须对目标地址所属的 Sector 进行扇区擦除操作。

芯片默认出厂时 APROM 允许全局 IAP 操作。芯片内部提供两组 flash 写保护区域，按照扇区单位设置起始，被保护的区域禁止 IAP 操作，设置规则如下：

IAPPORx 寄存器值（x=A 或 B）	IAPPOR 保护区域
IAPPORx_ST = IAPPORx_ED	扇区 IAPPORx
IAPPORx_ST > IAPPORx_ED	无（不受保护）
IAPPORx_ST < IAPPORx_ED	从 IAPPORx_ST 到 IAPPORx_ED 的扇区

用户在烧录时可通过 Customer Option 项里的“Flash sectors protection”配置这两段 APROM 写保护区域。

Preliminary

7 中断

- M0+内核最多提供 32 个中断源，中断号为 0~31，SC32F10T/10G 系列共 27 个中断源
- 四级中断优先级可设，中断优先级通过内核寄存器组 Interrupt priority registers 设置

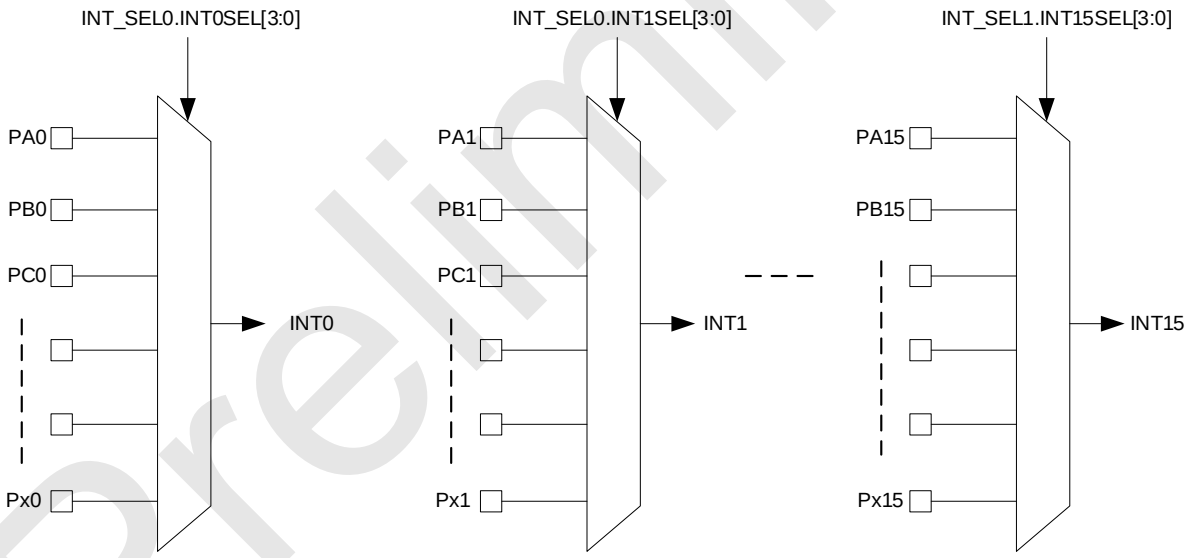
7.1 外部中断 INT0~15

外部中断有 16 个中断源，共占用 4 个中断向量，这 16 个外部中断源，全部可设上升沿、下降沿、双沿中断，经设置后可覆盖到所有的 GPIO 管脚，软件置起相应中断标志位（RIF/FIF 置 1），可触发进入相应的中断。

SC32F10T/10G 系列 外部中断特性如下：

- 16 个 INT 中断源，共占用 4 个中断向量
- INT 经切换设置后可覆盖到所有的 GPIO 管脚
- 全部可设上升沿、下降沿、双沿中断，且均有独立对应中断标志位

注意：切换 INT 功能时，用户需手动将 INTn（n=0~15）所在的 GPIO 端口设置为输入带上拉状态，端口输出状态下检测不到外部中断。



外部中断端口复用器

7.2 中断与事件

- NVIC 关闭，中断请求屏蔽位开启，可产生事件，不产生中断
- NVIC 开启后，中断请求屏蔽位做模块内的总中断开关

7.3 中断向量表

中断向量	中断号	优先级	中断向量地址	中断源	内核/NVIC 使能位	中断请求屏蔽位	中断子开关	中断标志位	唤醒 STOP
0	-	-	0x0000_0000	-		-	\	\	能

Preliminary

中断向量	中断号	优先级	中断向量地址	中断源	内核/NVIC 使能位	中断请求屏蔽位	中断子开关	中断标志位	唤醒 STOP
1	-	固定	0x0000_0004	RESET	PRIMASK	SCB	\	\	能
2	-	固定	0x0000_0008	NMI_Handler		SCB	\	\	能
3	-	固定	0x0000_000C	HardFault_Handler	PRIMASK	SCB	\	\	能
4~10	-	-	0x0000_0010 - 0x0000_0028	-		-	\	\	能
11	-	可设		SVC_Handler	PRIMASK	SCB	\	\	能
12~13	-	-	0x0000_0030 0x0000_0034	-		-	\	\	能
14	-	可设	0x0000_0038	PendSV_Handler	PRIMASK	SCB	\	\	能
15	-	可设	0x0000_003C	SysTick_Handler	PRIMASK	SysTick_CTRL	\	\	能
16	0	可设	0x0000_0040	INT0	NVIC->ISER[0].0	INTF_IE->ENFx，x=0 INTR_IE->ENRx	\	INTF_STS->FIFx INTR_STS->RIFx	能
17	1	可设	0x0000_0044	INT1-7	NVIC->ISER[0].1	INTF_IE->ENFx，x=1~7 INTR_IE->ENRx	\	INTF_STS->FIFx INTR_STS->RIFx	能
18	2	可设	0x0000_0048	INT8-11	NVIC->ISER[0].2	INTF_IE->ENFx，x=8~11 INTR_IE->ENRx	\	INTF_STS->FIFx INTR_STS->RIFx	能
19	3	可设	0x0000_004C	INT12-15	NVIC->ISER[0].3	INTF_IE->ENFx，x=12~15 INTR_IE->ENRx	\	INTF_STS->FIFx INTR_STS->RIFx	能
20	4	可设	0x0000_0050	RCC 停振检测	NVIC->ISER[0].4	RCC_CFG->INTEN	\	RCC_STS->CLKFIF	不能
21	5	预留	0x0000_0054	\	\	\	\	\	
22	6	可设	0x0000_0058	BTM	NVIC->ISER[0].6	BTM_CON->INTEN	\	BTM_STS->BTMIF	能
23	7	可设	0x0000_005C	UART0	NVIC->ISER[0].7	UART0_IDE->INTEN	UART0_IDE->TXIE UART0_IDE->RXIE	UART0_STS->TXIF UART0_STS->RXIF	不能
				UART2	\	UART2_IDE->INTEN	UART2_IDE->TXIE UART2_IDE->RXIE	UART2_STS->TXIF UART2_STS->RXIF	
24	8	可设	0x0000_0060	UART1	NVIC->ISER[0].8	UART1_IDE->INTEN	UART1_IDE->TXIE UART1_IDE->RXIE	UART1_STS->TXIF UART1_STS->RXIF	不能
				UART3	\	UART3_IDE->INTEN	UART3_IDE->TXIE UART3_IDE->RXIE	UART3_STS->TXIF UART3_STS->RXIF	
25	9	可设	0x0000_0064	SPI0	NVIC->ISER[0].9	SPI0_IDE->INTEN	SPI0_IDE->RXNEIE SPI0_IDE->TBIE SPI0_IDE->RXIE SPI0_IDE->RXHIE SPI0_IDE->TXHIE	SPI0_STS->SPIF SPI0_STS->RXNEIF SPI0_STS->TXEIF SPI0_STS->RXFIF SPI0_STS->RXHIF SPI0_STS->TXHIF	不能
26	10	可设	0x0000_0068	SPI1	NVIC->ISER[0].10	SPI1_IDE->INTEN	\	SPI1_STS->TXHIF	不能
27	11	可设	0x0000_006C	DMA0	NVIC->ISER[0].11	DMA0_CFG->INTEN	DMA0_CFG->TCIE DMA0_CFG->HTIE DMA0_CFG->TEIE	DMA0_STS->GIF DMA0_STS->TCIF DMA0_STS->HTIF DMA0_STS->TEIF	不能
28	12	可设	0x0000_0070	DMA1	NVIC->ISER[0].12	DMA1_CFG->INTEN	DMA1_CFG->TCIE	DMA1_STS->GIF	不能

Preliminary

中断向量	中断号	优先级	中断向量地址	中断源	内核/NVIC 使能位	中断请求屏蔽位	中断子开关	中断标志位	唤醒 STOP
							DMA1_CFG->HTIE DMA1_CFG->TEIE	DMA1_STS->TCIF DMA1_STS->HTIF DMA1_STS->TEIF	
29	13	可设	0x0000_0074	DMA2	NVIC->ISER[0].13	DMA2_CFG->INTEN	DMA2_CFG->TCIE DMA2_CFG->HTIE DMA2_CFG->TEIE	DMA2_STS->GIF DMA2_STS->TCIF DMA2_STS->HTIF DMA2_STS->TEIF	不能
30	14	可设	0x0000_0078	DMA3	NVIC->ISER[0].14	DMA3_CFG->INTEN	DMA3_CFG->TCIE DMA3_CFG->HTIE DMA3_CFG->TEIE	DMA3_STS->GIF DMA3_STS->TCIF DMA3_STS->HTIF DMA3_STS->TEIF	不能
31	15	可设	0x0000_007C	TIM0	NVIC->ISER[0].15	TIM0_IDE->INTEN	TIM0_IDE->TIE TIM0_IDE->EXFIE TIM0_IDE->EXRIE	TIM0_STS->TIF TIM0_STS->EXIF TIM0_STS->EXIR	不能
32	16	可设	0x0000_0080	TIM1	NVIC->ISER[0].16	TIM1_IDE->INTEN	TIM1_IDE->TIE TIM1_IDE->EXFIE TIM1_IDE->EXRIE	TIM1_STS->TIF TIM1_STS->EXIF TIM1_STS->EXIR	不能
33	17	可设	0x0000_0084	TIM2	NVIC->ISER[0].17	TIM2_IDE->INTEN	TIM2_IDE->TIE TIM2_IDE->EXFIE TIM2_IDE->EXRIE	TIM2_STS->TIF TIM2_STS->EXIF TIM2_STS->EXIR	不能
34	18	可设	0x0000_0088	TIM3	NVIC->ISER[0].18	TIM3_IDE->INTEN	TIM3_IDE->TIE TIM3_IDE->EXFIE TIM3_IDE->EXRIE	TIM3_STS->TIF TIM3_STS->EXIF TIM3_STS->EXIR	不能
35	19	可设	0x0000_008C	TIM4	NVIC->ISER[0].19	TIM4_IDE->INTEN	TIM4_IDE->TIE TIM4_IDE->EXFIE TIM4_IDE->EXRIE	TIM4_STS->TIF TIM4_STS->EXIF TIM4_STS->EXIR	不能
				TIM5	\	TIM5_IDE->INTEN	TIM5_IDE->TIE TIM5_IDE->EXFIE TIM5_IDE->EXRIE	TIM5_STS->TIF TIM5_STS->EXIF TIM5_STS->EXIR	不能
36	20	可设	0x0000_0090	TIM6	NVIC->ISER[0].20	TIM6_IDE->INTEN	TIM6_IDE->TIE TIM6_IDE->EXFIE TIM6_IDE->EXRIE	TIM6_STS->TIF TIM6_STS->EXIF TIM6_STS->EXIR	不能
				TIM7	\	TIM7_IDE->INTEN	TIM7_IDE->TIE TIM7_IDE->EXFIE TIM7_IDE->EXRIE	TIM7_STS->TIF TIM7_STS->EXIF TIM7_STS->EXIR	不能
37	21	可设	0x0000_0094	PWM0	NVIC->ISER[0].21	PWM0_CON->INTEN	\	PWM0_STS>PWMIF	不能
38	22	可设	0x0000_0098	LEDPWM	NVIC->ISER[0].22	LEDPWM_CON->INTEN	\	LEDPWM_STS>PWMIF	不能
39	23	可设	0x0000_009C	TWI0	NVIC->ISER[0].23	TWI0_IDE->INTEN	\	TWI0_STS->TWIF	不能
40	24	可设	0x0000_00A0	TWI1	NVIC->ISER[0].24	TWI1_IDE->INTEN	\	TWI1_STS->TWIF	不能
41	25	预留	0x0000_00A4	\	\	\	\	\	
42	26	预留	0x0000_00A8	\	\	\	\	\	
43	27	预留	0x0000_00AC	\	\	\	\	\	

Preliminary

中断向量	中断号	优先级	中断向量地址	中断源	内核/NVIC 使能位	中断请求屏蔽位	中断子开关	中断标志位	唤醒 STOP
44	28	预留	0x0000_00B0	\	\	\	\	\	
45	29	可设	0x0000_00B4	ADC	NVIC->ISER[0].29	ADC_CON->INTEN	\	ADC_STS->ADCIF	不能
46	30	可设	0x0000_00B8	CMP	NVIC->ISER[0].30	\	CMPCFG->CMPIM[1:0]	CMP_STS->CMPIF	能
47	31	可设	0x0000_00BC	TK	NVIC->ISER[0].31	TKCON->INTEN	\	TKIF	能

Preliminary

8 省电模式

初始上电默认运行在常规模式，即 Normal Mode，额外提供三种省电模式：

- 低速模式：系统时钟源可选择 LIRC，CPU 可工作在 32KHz
- IDLE Mode，可由任何中断唤醒
- STOP Mode，可由 INT0~15、Base Timer、TK 和 CMP 唤醒

Preliminary

9 GPIO

9.1 时钟源

M0+内核可通过 IOPORT 总线实现单周期访问 GPIO，数据传输效率极高。IOPORT 总线的时钟来自 HCLK。

9.2 特性

SC32F10T/10G 系列 GPIO 端口特性如下：

- 最大 46 个双向可独立控制的 GPIO
- CPU 可在单周期内通过 IOPORT 总线访问 GPIO 端口
- 可独立设定上拉电阻
- 所有口源驱动能力分四级控制
- 全部 I/O 具有大灌电流驱动能力（50mA）
- 16 个 I/O 一组
- I/O 端口在输入或输出状态下，从端口数据寄存器里读到的都是端口的实际状态值

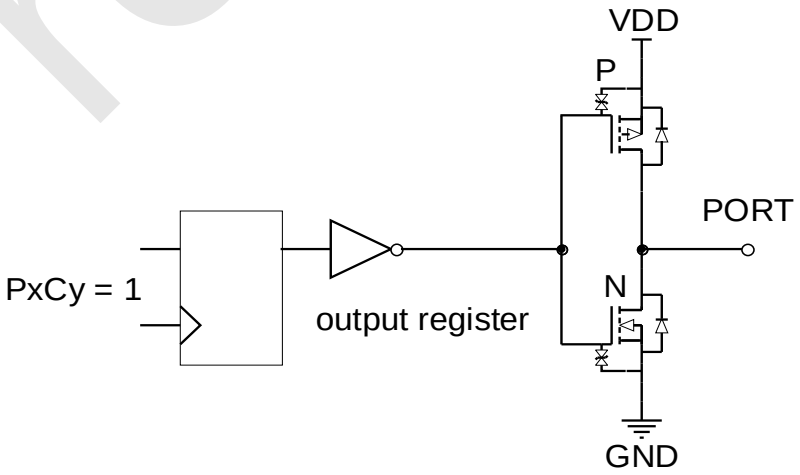
注意：未使用及封装未引出的端口均要设置为强推挽输出模式。

9.3 GPIO 结构图

9.3.1 强推挽输出模式

强推挽输出模式下，能够提供持续的大电流驱动： 大于 10mA 的输出高，大于 50mA 的输出低。

强推挽输出模式的端口结构示意图如下：



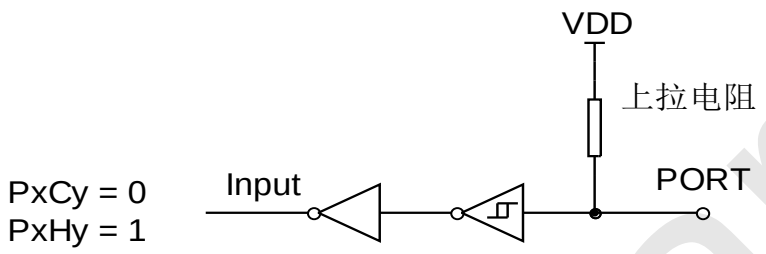
强推挽输出模式

Preliminary

9.3.2 带上拉的输入模式

带上拉的输入模式下，输入口上恒定接一个上拉电阻，仅当输入口上电平被拉低时，才会检测到低电平信号。

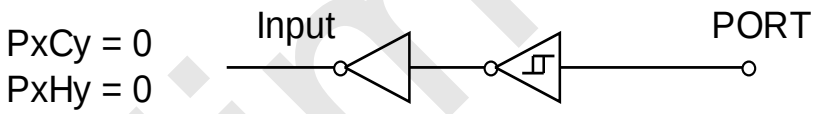
带上拉的输入模式的端口结构示意图如下：



带上拉的输入模式

9.3.3 高阻输入模式(Input only)

高阻输入模式的端口结构示意图如下所示：



高阻输入模式

Preliminary

10 模数转换器 ADC

10.1 时钟源

- SC32F10T/10G 系列的 ADC 的时钟源仅一种，来自 PCLK
- ADC 的转换时间固定为 950ns

10.2 特性

- 精度：14 位
- 最多支持 13 路通道：外部 12 路 ADC 采样通道和 I/O 端口的其它功能复用，内部一路 ADC 可直接测量 VDD 电压
- 内建 2.4V、2.048V 和 1.024V 三种基准电压
- ADC 的参考电压有 4 种选择：VDD、2.4V、2.048V、1.024V
- 内部一路 ADC 可直接测量 VDD 电压
- ADC 输入通道选择
  - 可通过设置 ADCIS[4:0]位，选择 ADC 输入通道
- 可通过软件启动转换过程
- 可设 ADC 转换完成中断
- 采样到完成转换的总时间低至 2μs
- 支持 DMA 传输：ADC 转换完成可产生 DMA 请求
- 支持单通道连续转换模式
- ADC 转换结果支持溢出标志提醒，且 OVERRUN 标志位与 ADC 转换结果在同一寄存器 ADCV，用户可一次性读取

10.3 ADC 转换步骤

用户实际进行 ADC 转换所需要的操作步骤如下：

① 设定 ADC 输入管脚；（设定 AINx 对应的位为 ADC 输入，通常 ADC 管脚会预先固定）；

② 设定 ADC 参考电压 Vref，设定 ADC 转换所用的频率；

③ ADCEN 写 1，开启 ADC 模块电源；

④ 选择 ADC 输入通道；(设置 ADCIS 位，选择 ADC 输入通道) ；

⑤ 启动 ADCS，转换开始；

⑥ 等待 EOC/ADCIF=1，如果 ADC 中断使能，则 ADC 中断会产生，用户需要软件清 0 EOC/ADCIF 标志；

Preliminary

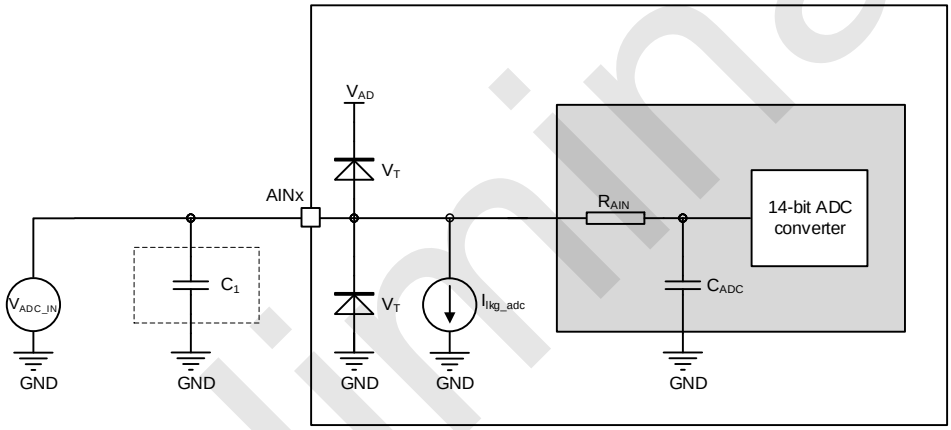
⑦ 从 ADCV 获得 14 位数据，一次转换完成；

⑧ 如不更换输入通道，可通过软件将 CONT 置 1，设定单通道连续转换模式。转换将持续进行，直到该位清 0。

⑨ ADC 转换结果溢出时， OVERRUN 标志位置 1。

⑩ 可通过 DMA 传输转换数据。

10.4 ADC 连接电路图



说明：用户如需进一步提高 ADC 性能，建议在 AINx 通道外接 C1 电容，容值为 0.01uF。

Preliminary

11 模拟比较器 CMP

SC32F10T/10G 系列内建一个模拟比较器（CMP），CMP 中断可唤醒 STOP Mode。可用于报警器电路、电源电压监测电路、过零检测电路等。

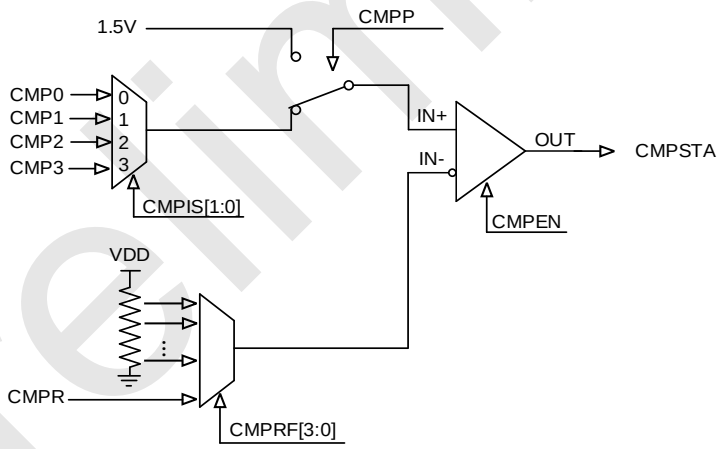
此比较器具有四个模拟信号正输入端：CMP0~3 ，可通过 CMPIS [1:0]切换选择。负输入端电压可通过 CMPRF[3:0]切换为 CMPR 脚上的外部电压或内部的 16 档比较电压中的一种。

通过 CMPIM[1:0]可以方便的设定比较器的中断模式，当 CMPIM[1:0]所设定的中断条件发生时比较器中断标志 CMPIF 会被置 1，该中断标志需要软件清除。

11.1 特性

- 四个模拟信号正输入端 CMP0~CMP3
- 负端输入电压可选择 CMPR 移交或内部 VDD 分压的 16 档比较电压中的一种
- CMP 中断可唤醒 STOP Mode

11.2 模拟比较器结构框图



模拟比较器结构框图

Preliminary

12 UART0~3

12.1 时钟源

- SC32F10T/10G 系列 UART 的时钟源仅一种，来自 PCLK

12.2 特性

- 四个 UART，UART0~3
  - UART2 可以映射到另外一组端口
- 每个 UART 有三种通讯模式可选：
  - 模式 0，8 位半双工同步通信模式，在 RX 引脚上收发串行数据。TX 引脚用作发送移位时钟。每帧收发 8 位，低位先接收或发送；
  - 模式 1，10 位全双工异步通信，由 1 个起始位，8 个数据位和 1 个停止位组成，通信波特率可变；
  - 模式 3，11 位全双工异步通信，由 1 个起始位，8 个数据位，一个可编程的第 9 位和 1 个停止位组成，通信波特率可变。
- 发送和接收完成可产生中断并置起对应的标志位 TXIF 和 RXIF，中断标志需要软件清除
- UART0 和 UART1 可产生 DMA 请求
- UART2 和 UART3 不能产生 DMA 请求
- 独立波特率发生器
- 支持从 STOP Mode 唤醒：
  - START 位下降沿可唤醒 STOP Mode
  - 提供对应的唤醒中断使能位 WKIE 及唤醒中断标志位 WKIF

注意：用户如需进行 UART 唤醒 STOP Mode 操作，请参照《赛元 SC32F10 系列特殊功能固件库使用手册》。

Preliminary

13 SPI0~1

13.1 时钟源

- SC32F10T/10G 系列的 SPI 的时钟源仅一种，来自 PCLK

13.2 SPI0 特性

- 支持 11 档 SPI 时钟预分频，用户可设置到较低频率。
- 信号口可以映射到另外两组端口
- 具有 16 位 8 级 FIFO，发送接收独立
  - SPI0 的 FIFO 功能可以实现：连续向 SPI 发送缓存（SPI0_DATA）写入 8 个或 8 个以内的 8 位或 16 位发送数据，SPI 发送的时候，最先写入的数据也最先被发送。当用户写入 FIFO 的数据被发送完成，发送 FIFO 为空标志 TXEIF 置 1；若 FIFO 的数据已满，则写入冲突标志位 WCOL 置位，用户无法向 FIFO 写入数据，直至 FIFO 内的数据被发送出去、FIFO 不满，用户才能写入数据。当 FIFO 内的数据全部发送完毕才置起中断标志 SPIF。
  - 连续从 SPI 接收缓存（SPI0_DATA）读取 8 个或 8 个以内的 8 位或 16 位接收数据，最先接收到的数据也最先被读取到。
  - FIFO 数据传输一半中断及对应标志位，方便用户及时读取/写入数据：
    - 提供发送 FIFO 有效数据不满一半中断及对应状态位 TXHIF
    - 提供接收 FIFO 超一半中断及对应标志位标志 RXHIF
  - 支持接收缓存溢出中断及对应标志位，及时通知异常
- 支持 DMA
  - 使能 TXDMAEN，发送缓存器空标志位 TXEIF 置起后可触发 DMA 请求，DMA 写入发送缓存后，自动清除 TXEIF 标志位
  - 使能 RXDMAEN，接收缓冲区非空状态位 RXNEIF 置起后可触发 DMA 请求，DMA 读取接收缓存后，自动清除 RXEIF 标志位

13.3 SPI1 特性

- 支持 11 档 SPI 时钟预分频，用户可设置到较低频率。
- 信号口可以映射到另外一组端口
- 无 FIFO
- 支持 DMA：一帧结束统一置位请求

13.4 SPI0 和 SPI1 对比

对比 / BIT 位	SPI0	SPI1
WCOL	当发送 FIFO 写满后，对 FIFO 进行写操作将无法写入，WCOL 也会置起，代表缓存写入冲突	当一帧正在发送，对发送缓存进行写操作将无法写入，WCOL 也会置起，代表缓存写入冲突
SPIF	该位置起，代表一帧数据接收/发送完成	该位置起，代表一帧数据接收/发送完成
RXHIE	接收 FIFO 内有效数据超过一半中断使能位	无

Preliminary

对比 BIT 位	SPI0	SPI1
TXHIE	发送 FIFO 内有效数据不满一半中断使能位	无
RXIE	接收 FIFO 已满中断使能位	无
TBIE	发送 FIFO 为空中断使能位	发送缓存为空时中断使能位
RXNEIE	接收 FIFO 非空中断使能位	无
RXHIF	该位置起，代表接收 FIFO 内有效数据超过一半	无
TXHIF	该位置起，代表发送 FIFO 内有效数据不满一半	无
RXFIF	该位置起，代表接收 FIFO 已满	无
TXEIF	该位置起，代表发送 FIFO 为空	该位置起，代表发送缓存为空
RXNEIF	接收 FIFO 非空标志位	无
DMA	通过发送缓存器空标志位 TXEIF 和接收缓冲区非空状态位 RXNEIF 触发 DMA 请求	一帧结束统一置位请求

Preliminary

14 TWI0~1

14.1 时钟源

- SC32F10T/10G 系列的 TWI 的时钟源仅一种，来自 PCLK

14.2 特性

- 支持 2 组 TWI 接口：TWI0 和 TWI1
- 支持 TWI 信号口映射
  - TWI0 可映射到另外三组 IO
  - TWI1 可映射到另外两组 IO
- 支持主机/从机模式
- 主从机之间双向数据传输
- 通信速率可达到 1 Mbps
- 可选的时钟延长
- 支持 DMA
  - TWI0 可产生 DMA 请求
  - TWI1 不能产生 DMA 请求

14.3 TWI 信号描述

在 TWI 总线上，数据通过时钟线 SCL 和数据线 SDA 在主从机间逐一字节同步传送。每个字节数据长度是 8 位，一个 SCL 时钟脉冲传输一个数据位，数据由最高位 MSB 开始传输，每个字节传输后跟随一个应答位，每个位在 SCL 为高时采样。因此，SDA 线可能在 SCL 为低时改变，但在 SCL 为高时必须保持稳定。当 SCL 为高时，SDA 线上的跳变视为一个命令(START 或 STOP)。

14.3.1 TWI 时钟信号线（SCL）

该时钟信号由主机发出，连接到所有的从机。每 9 个时钟周期传送一个字节数据。前 8 个周期作数据的传送，最后一个时钟作为接收方应答时钟。空闲时应为高电平，由 SCL 线上的上拉电阻拉高。

14.3.2 TWI 数据信号线（SDA）

SDA 是双向信号线，空闲时应为高电平，由 SDA 线上的上拉电阻拉高。

Preliminary

15 硬件看门狗 WDT

SC32F10T/10G 系列内建一个硬件看门狗 WDT，其时钟源为内部的 32kHz 振荡器。用户可以通过编程器的 Code Option 中的 ENWDT 控制位选择是否开启看门狗复位功能。

15.1 时钟源

SC32F10T/10G 系列的 WDT 的时钟源固定为 LIRC。WDT 使能后，LIRC 会自动开启，WDT 工作的过程中 LIRC 始终保持振荡，用户无法关闭。

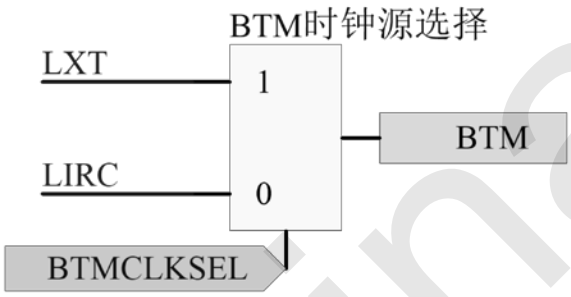
Preliminary

16 Base Timer（BTM）

SC32F10T/10G 系列内建一个 Base Timer（BTM），可以按照 15.625ms ~ 32s 的间隔产生中断。32kHz LIRC 及外接 32.768kHz 晶体振荡器 LXT 都可作为 BTM 的时钟源。BTM 产生的中断可以将 CPU 从 STOP mode 唤醒。

16.1 时钟源

- SC32F10T/10G 系列的 BTM 时钟源有两种：LXT 和 LIRC 可选



16.2 特性

- 中断频率间隔 15.625ms ~ 32s 可选
- 可唤醒 STOP Mode

Preliminary

17 内建 CRC 校验模块

SC32F10T/10G 系列内建一个 CRC 校验模块，使用多项式发生器从一个 8 位/16 位/32 位的数据字中产生 CRC 码。

17.1 时钟源

- SC32F10T/10G 系列的 CRC 时钟源来自 HCLK

17.2 特性

- 内建了 1 个硬件 CRC 模块
- 初始值可设，默认为 0xFFFFFFFF
- 支持 8bit/16bit/32bit 数据单元
- 多项式可编程，默认为 0x4C11DB7
- 仅支持软件送数计算模式
- 支持 DMA：CRC_DR 可作为 DMA 的目标地址，也可直接寄存器访问
- 单独一个 byte 计算 CRC 需要 1 个系统时钟。

CRC 算法名称	CRC-32/MPEG-2
多项式公式	$x^{32}+x^{26}+x^{23}+x^{22}+x^{16}+x^{12}+x^{11}+x^{10}+x^{8}+x^{7}+x^{5}+x^{4}+x^{2}+x+1$
数据宽度	32bit
初始值	0xFFFFFFFF
结果异或值	0x00000000
输入值反转	false
输出值反转	false
LSB/MSB	MSB

注意： CRCDR 写入数据和读出不是同一数据。

Preliminary

18 PWM0：8 路 16 位多功能 PWM

18.1 时钟源

- SC32F10T/10G 系列 PWM0 的时钟源仅一种，来自 PCLK
- PWM0 输出频率最高为所选时钟源的频率
- PWM0 时钟预分频档位范围为：/1 ~ /128

18.2 特性

- 8 路 16 位共周期多功能 PWM
- 输出波形可反向；
- 波形类型：可设为中心对齐型或边沿对齐型；
- PWM 模式：可设为独立模式或互补模式：
  - 独立模式下，8 路 PWM 周期相同，但每一路 PWM 的打开及输出波形占空比可单独调整
  - 互补模式下可同时输出四组互补、带死区的 PWM 波形；
- 提供 1 个 PWM 溢出的中断；
- 支持故障检测机制
- 有独立的中断请求标志位

18.3 PWM0 通用配置

18.3.1 输出模式

- 独立模式下 8 路 PWM 周期相同，但每一路 PWM 输出波形的占空比单独可设置
- 互补模式下可同时输出四组共周期，互补、带死区的 PWM 波形

18.3.2 对齐类型

- 边沿对齐型
- 中心对齐型

18.3.3 占空比变化特性

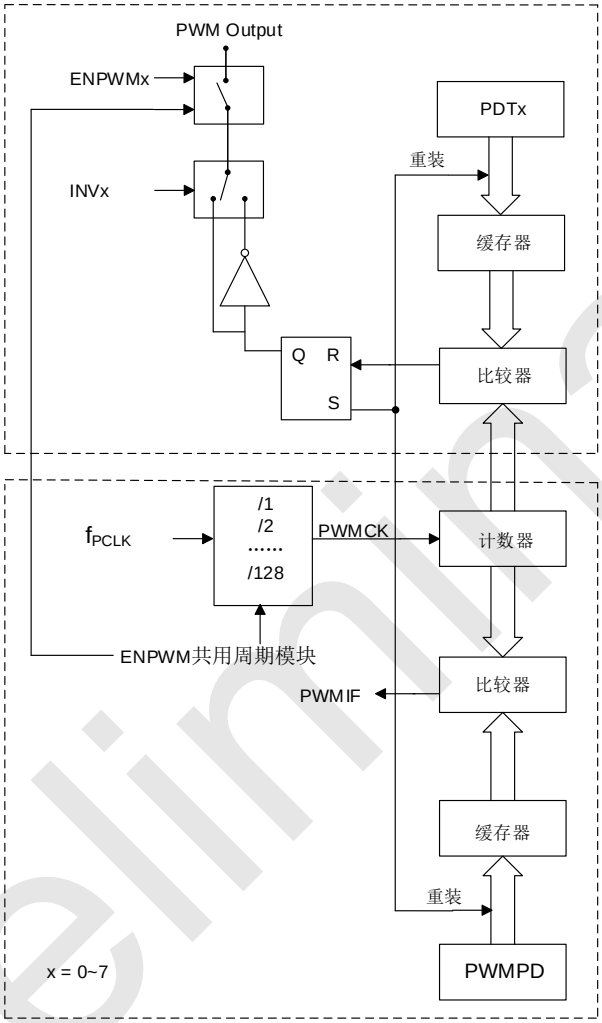
当 PWM0n 输出波形时，若需改变占空比，可通过改变高电平设置寄存器(PDT0x)的值实现。但需要注意:更改 PDT0x 的值，占空比不会立即改变，而是等待 PWM 计数器计数到 0 或向上计数至与周期设置项 PWMPD[15:0] +1 的值匹配时改变。

18.3.4 周期变化特性

当 PWM 输出波形时，若需改变周期，可通过改变周期设置寄存器 PWMPD 的值实现。更改 PWMPD 的值，周期不会立即改变，而是等待 PWM 计数器计数到 0 或向上计数至与周期设置项 PWMPD[15:0] +1 的值匹配时改变。

Preliminary

18.4 PWM0 结构框图



PWM0 结构框图

Preliminary

19 LEDPWM：32 路 8 位 LEDPWM

19.1 时钟源

- SC32F10T/10G 系列的 LEDPWM 的时钟源仅一种，来自 PCLK2

19.2 特性

- 共用周期、占空比单独可调
- 有中心对齐模式，方便驱动 LED
- Duty 寄存器与 28 路 SEG 寄存器共用，可替代 LED 电路，产生 LED 驱动波形
- 预分频档位最高为/256，每一档为 2 的 n 次方
- 有独立的中断请求标志位
- 通过中心对齐的 LEDPWM 实现灰度调整：
  - 灰度调节中一个 COM 最多对应 28 个 duty 值，可选择 8 X 24 、6 X 26、5 X 27、4 X 28
  - 在 LEDPWM 中断切换 COM，同时把对应的 Duty 值写入 LEDPWM 的 DUTY 寄存器，从而实现每个 SEG 灰度的调整

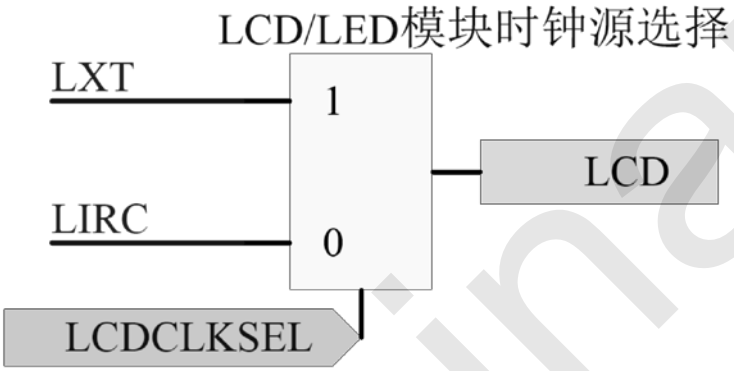
Preliminary

20 LCD/LED 驱动器

- LCD/LED 二选一，共用寄存器和 IO 口

20.1 时钟源

- SC32F10T/10G 系列的LCD/LED 的时钟源有两种：LXT 和 LIRC 可选



20.2 内置 8 COM x 24 SEG LED 驱动

- 1/1~1/8 占空比电压驱动方式
- LED segment 口源驱动能力分四级控制

20.3 内置 8 COM x 24 SEG LCD 驱动

- Type A / Type B 波形可选
- 8 X 24、6 X 26、5 X 27、4 X 28
- LCD 电压输出口分压电阻可选
- LCD 显示驱动偏置电压
  - 1/4 偏置电压
  - 1/3 偏置电压
- 帧频三档可选：
  - Type A 模式下 32/64/128Hz
  - Type B 模式下 64/128/256Hz

Preliminary

21 32 路高灵敏度触控电路 TK

- 高灵敏度模式
- 可适应隔空按键触控、接近感应等对灵敏度要求较高的触控应用
- 通道可以并联扫描
- 支持自电容模式和互电容模式
- 支持低功耗模式
- 全套开发支持：高灵活触控软件库，智能化调试软件

注意： 仅 SC32F10T 系列支持 TK 功能

Preliminary

22 16 位定时/计数器（TIM）Timer0~Timer7

22.1 时钟源

- 定时模式/PWM 输出模式下，TIM 时钟源来自 PCLK
- 计数模式下，Tn 引脚为计数源输入

22.2 特性

- 8 个独立 16 bit 自动重载计数器 Timer0~Timer7
- 16 位递增、递减、递增/递减自动重载计数器
- 支持上升沿/下降沿捕获，可实现 PWM duty 和周期捕获
- 16 位可编程预分频器，计数器时钟频率的分频系数为 1 ~ 65535 之间的任意数
- TIM1/2/6 的溢出及捕获事件可产生 DMA 请求
- TIM2/3/7 的管脚可以重映射：
  - TIM2
    - 0:T2CAP/T2 管脚为 PA10
    - 1:T2CAP/T2 管脚为 PA12
  - TIM3
    - 0:T3CAP/T3 管脚为 PA0
    - 1:T3CAP/T3 管脚为 PA13
  - TIM7
    - 0:T7CAP/T7 管脚为 PC1
    - 1:T7CAP/T7 管脚为 PB1

22.3 计数方式

22.3.1 定时模式下 TIM 计数方式

- 向上计数：从设定值开始向上计数，至 0xFFFF 溢出
- 向下计数：从 0xFFFF 开始向下计数至设定值

22.3.2 PWM 输出模式下 TIM 计数方式

PWM 输出模式下只能选择向上计数：从 0 开始向上计数，至占空比设置项 PDT 时 PWM 输出波形切换高低电平，之后继续向上计数到设定的重载值 RLD，产生溢出并从 0 重新开始计数。

TIM 输出的 PWM 周期 T_{PWM} 计算公式如下：

$$T_{PWM} = \frac{RLD[15:0] + 1}{PCLK}$$

占空比 duty 计算公式：

$$duty = \frac{PDT[15:0]}{RLD[15:0] + 1}$$

Preliminary

22.4 定时器相关的信号口

- Tn，n=1~7
  - 时钟输入/输出
  - 上升沿/下降沿均可捕获
- TnEX，n=0
  - 重载模式下，TnEX 引脚上的外部事件输入(下降沿)用作重载允许/禁止控制
  - 捕获模式，当 FSEL = 1 时为下降沿捕获信号输入脚，检测到 TnEX 引脚上一个下降沿，产生一个捕获，EXIF 被置起，TnCNT 寄存器的值捕获到寄存器 FCAP 里
- TnPWM，n=0~7
  - TIM1~7 可通过 Tn 端口提供 duty 可单独调的 PWM：TnPWMA
  - TIM0 可通过 TnEX 端口提供 duty 可单独调的 PWM：TnPWMB
  - 可选时钟源随 TIM
  - 注意：TIM 的 PWM 捕获功能与 PWM 输出功能不可同时开启

22.5 TIM 的中断及对应标志位

- 计数器上溢/下溢，共用中断标志位 TIF
- 捕获状态标志：
  - EXIF 外部事件输入下降沿被检测到的标志位
  - EXIR 外部事件输入上升沿被检测到的标志位
- 中断及优先级配置控制位合并至 NVIC 模块

Preliminary

23 直接存储器访问(DMA)

23.1 概述

直接存储器访问(DMA)控制器用于高速数据传输。DMA 控制器可以从一个地址到另一个地址传输数据，无需 CPU 介入。通过 DMA 进行数据传输可减少 CPU 的工作量，将节省下的 CPU 资源做其他应用。DMA 控制器包含 4 个通道，每个通道都直接连接专用的硬件 DMA 请求，每个通道都同样支持软件触发。DMA 控制器支持 4 级通道优先级，用于处理 DMA 请求间的优先级，确保同一时刻只有一个 DMA 通道工作。DMA 控制器也支持单一传输和批量传输，请求源可以是软件请求或接口请求，内存之间的数据传输是使用软件请求。

注：对于一个双向数据传输应用，需要 2 个 DMA 通道分别完成发送和接收。

23.2 时钟源

DMA 的时钟源为 HCLK，通过 AHB_CFG.DMAEN 使能 DMA 的外设时钟。

23.3 特性

- 支持 4 个可独立配置的通道
- 支持四个请求优先级
- 支持 8 位，16 位，32 位数据传输
- 支持源和目标地址自动增加/减少或者固定，数据宽度支持字节，半字，字
- 支持单次和批量传输方式

23.4 功能说明

23.4.1 传输方向

DMA 外设与存储之间传输无限制：

内存到内存	内存到外设	外设到内存	外设到外设
无限制	无限制	无限制	无限制

23.4.2 DMA 访问区域限制

用户操作 DMA 时，不允许对 Flash 进行写操作，也不允许通过 DMA 操作内核，否则将产生无法预估的异常。

23.4.3 通道优先级

通过寄存器 PL[1:0]可设置四个级别的优先级：

- 00：低
- 01：中
- 10：高
- 11：非常高

Preliminary

23.4.4 单一传输和批量传输

DMA 控制器支持单一和成组数据的传输类型，请求源可以是软件请求，接口请求，内存之间的数据传输是使用软件请求。单一传输的意思是软件或接口准备好传输一个数据(每个数据需要一次请求)，批量传输的意思是软件或接口将传输多个数据(多个数据仅需一次请求)。

单一传输和批量传输模式可通过寄存器 TPTYPE (DMAn_CFG[15])设定。

当 DMA 控制器运行在单一传输模式，每搬移一个数据需要一次请求，当搬移一次数据，寄存器 DMAn_CNT[31:0]，n=0~3 会减 1，直到 DMAn_CNT[31:0] 中的数目递减为 0，搬移才会完成。在该模式，BURSIZE(DMAn_CFG[14:12])不用于控制搬移数据量大小，它的值固定为 1。

在批量搬移模式，DMA 控制器搬移 DMAn_CNT[31:0] 个数据，仅需一次请求。当搬移 BURSIZE(DMAn_CFG[14:12])数据后，DMAn_CNT[31:0]中的数目会减去 BURSIZE。直到 DMAn_CNT[31:0]中的数目递减为 0，搬移数据才完成。

23.4.5 循环模式

循环模式可用于处理循环缓冲区和连续数据流（例如 ADC 扫描模式）。在循环模式传输过程中，待传输数据的数目将自动重新装载为在通道配置阶段设置的初始值，并继续响应 DMA 请求。为停止循环传输，软件需要在禁止 DMA 通道前使外设停止生成 DMA 请求（例如退出 ADC 扫描模式）。软件必须在启动/使能传输前，以及在停止循环传输后，明确设定 DMACNT 值。

SC32F10T/10G 系列的 DMA 控制器支持常规模式和循环模式：

- 当 CIRC=0（DMA 通道处于非循环模式）时，在达到设定的待传输数据数目时，将不再接受任何 DMA 请求；
- 当 CIRC=1（DMA 通道处于循环模式）时，在传输完成后该通道的 DMACNT 会自动重新装载之前设定的值，等待下一次循环。

用户可以根据实际需求灵活选择。

Preliminary

24 SysTick

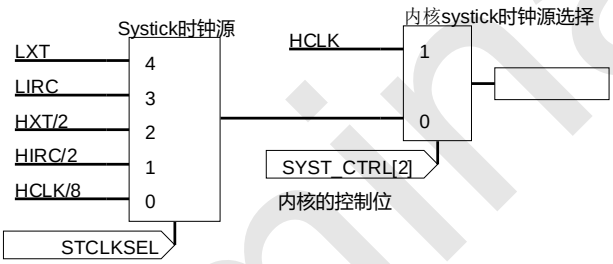
SysTick 是一个简单、24 位写入清 0、递减、带灵活控制机制的自动装载计数器。该计数器可以用作实时操作系统（RTOS）的滴答定时器或作为一个简单的计数器。

24.1 时钟源

SysTick (Cortex®-M0+内核系统定时器)的时钟源分为内部时钟源和外部时钟源：

- 内部时钟源，即 CPU 时钟
- 5 个外部时钟源

SysTick 时钟源框图如下:



24.2 SysTick 校准寄存器默认值

SysTick 校准寄存器的校准值设置方法如下：

- 若上电默认时钟为 f_{HCLK}/n（MHz），n 是上电默认分频系数，上电默认时钟源为 HIRC；
- 则当 SysTick 校准值初始值为 1000*（f_{HCLK}/n）时，可产生 1ms 时间基准。

Preliminary

25 电气特性

除非另有说明，本章节电气数据均基于《推荐工作条件》小节所列工作条件。

25.1 推荐工作条件

符号	参数	最小值	最大值	UNIT	系统时钟频率
V_{DD}	工作电压	2.0	5.5	V	f_{HCLK}=32MHz 时钟源为 HIRC
TA	工作环境温度	-40	105	℃	

25.2 极限参数

符号	参数	最小值	最大值	UNIT
V_{DD}	直流供电电压	-0.3	5.5	V
V_{PIN}	任一管脚输入/输出电压	-0.3	V_{DD}+0.3	V
T_A	工作环境温度	-40	105	℃
T_{STG}	储存温度	-55	125	℃
I_{VDD}	流过 VDD 的电流值	-	200	mA
I_{VSS}	流过 VSS 的电流值	-	200	mA

25.3 Flash ROM 参数

符号	参数	最小值	典型值	最大值	UNIT	系统时钟频率
N_{END}	擦写次数	100,000	-	-	Cycles	f_{HCLK}=32MHz 时钟源为 HIRC
T_{DR}	数据保存时间	100	-	-	Years	
$T_{S\text{-}Erase}$	单个 Sector 擦除时间	-	5	-	ms	
T_{Erase}	全擦时间	30	-	40	ms	
T_{Write}	单个 byte 写入时间	-	28	-	μs	

Preliminary

25.4 运行功耗

25.4.1 V_{DD} = 5V，T_A = +25℃，除非另有说明

符号	参数	启动区域	最小值	典型值	最大值	单位	测试条件
I_{op}	工作电流	APROM	-	6.3	-	mA	f_{HCLK}=32MHz 时钟源为 HIRC
			-	4	-	mA	f_{HCLK} =16MHz 时钟源为 HIRC
			-	2.7	-	mA	f_{HCLK} =8MHz 时钟源为 HIRC
			-	2	-	mA	f_{HCLK} =4MHz 时钟源为 HIRC
			-	1.6	-	mA	f_{HCLK} =2MHz 时钟源为 HIRC
I_{op_PD}	STOP Mode 电流	APROM	-	3.0	8.0	μA	
I_{op_IDLE}	IDLE Mode 电流	APROM	-	2.7	-	mA	f_{HCLK} =32MHz 时钟源为 HIRC

25.4.2 V_{DD} = 3.3V，T_A = +25℃，除非另有说明

符号	参数	启动区域	最小值	典型值	最大值	单位	测试条件
I_{op}	工作电流	APROM	-	6.2	-	mA	f_{HCLK}=32MHz 时钟源为 HIRC
			-	4	-	mA	f_{HCLK} =16MHz 时钟源为 HIRC
			-	2.7	-	mA	f_{HCLK} =8MHz 时钟源为 HIRC
			-	2	-	mA	f_{HCLK} =4MHz 时钟源为 HIRC
			-	1.6	-	mA	f_{HCLK} =2MHz 时钟源为 HIRC
I_{op_PD}	STOP Mode 电流	APROM	-	3.0	8.0	μA	
I_{op_IDLE}	IDLE Mode 电流	APROM	-	2.6	-	mA	f_{HCLK} =32MHz 时钟源为 HIRC

Preliminary

25.5 GPIO 参数

25.5.1 V_{DD} = 5V，T_A = +25℃， 除非另有说明

符号	参数	最小值	典型值	最大值	单位	测试条件
V_{IH}	输入高电压	0.7V_{DD}	-	V_{DD}+0.3	V	
V_{IL}	输入低电压	-0.3	-	0.3V_{DD}	V	
V_{IH_ST}	施密特触发输入高电压	0.8V_{DD}	-	V_{DD}	V	施密特触发输入: NRST T_CLK / T_DIO UART0 输入 RX0 SPI / TWI 信号输入口 INT0~INT15 PWM 故障检测口 FLT Timer 时钟输入口 Tn Timer 捕获口 TnEX
V_{IL_ST}	施密特触发输入低电压	-0.2	-	0.2V_{DD}	V	
I_{OL}	输出低电流@V_{Pin}=0.4V	-	27	-	mA	V_{Pin}=0.4V
	输出低电流@V_{Pin}=0.8V	-	50	-	mA	V_{Pin}=0.8V
I_{OH}	输出高电流@ V_{Pin}=4.3V	-	10	-	mA	Pxyz=0,I_{OH} 等级 0
		-	8	-	mA	Pxyz=1,I_{OH} 等级 1
		-	5	-	mA	Pxyz=2,I_{OH} 等级 2
		-	3	-	mA	Pxyz=3,I_{OH} 等级 3
	输出高电流@ V_{Pin}=4.7V	-	4	-	mA	Pxyz=0,I_{OH} 等级 0
		-	3	-	mA	Pxyz=1,I_{OH} 等级 1
		-	2	-	mA	Pxyz=2,I_{OH} 等级 2
		-	1	-	mA	Pxyz=3,I_{OH} 等级 3
I_{lkg}	输入漏电流	-1	-	1	μA	IO 为高阻输入模式 V_{IN}=V_{DD} 或 V_{SS}
R_{PH}	上拉电阻	-	30	-	kΩ	

25.5.2 V_{DD} = 3.3V，T_A = +25℃， 除非另有说明

符号	参数	最小值	典型值	最大值	单位	测试条件
V_{IH}	输入高电压	0.7V_{DD}	-	V_{DD}+0.3	V	
V_{IL}	输入低电压	-0.3	-	0.3V_{DD}	V	
V_{IH_ST}	输入高电压	0.8V_{DD}	-	V_{DD}	V	施密特触发输入: NRST T_CLK / T_DIO UART0 输入 RX0 SPI / TWI 信号输入口 INT0~INT15 PWM 故障检测口 FLT Timer 时钟输入口 Tn
V_{IL_ST}	输入低电压	-0.2	-	0.2V_{DD}	V	

Preliminary

						Timer 捕获口 TnEX
I_{OH}	输出低电流@ V_{Pin}=0.4V	-	22	-	mA	V_{Pin}=0.4V
I_{OL}	输出低电流@ V_{Pin}=0.8V	-	35	-	mA	V_{Pin}=0.8V
I_{OH}	输出高电流@ V_{Pin}=3.0V	-	3	-	mA	Pxyz=0,I_{OH} 等级 0
		-	2.3	-	mA	Pxyz=1,I_{OH} 等级 1
		-	1.7	-	mA	Pxyz=2,I_{OH} 等级 2
		-	1	-	mA	Pxyz=3,I_{OH} 等级 3
I_{lkg}	输入漏电流	-1	-	1	μA	IO 为高阻输入模式 V_{IN}=V_{DD} 或 V_{SS}
R_{PH}	上拉电阻	-	50	-	kΩ	

25.6 TK 电气特性

符号	参数	最小值	典型值	最大值	单位	测试条件
I_{TK}	高灵敏度 Touch key 工作电流 @5V	-	0.8	1.2	mA	f_{HCLK}=32MHz 时钟源为 HIRC
	高灵敏度 Touch key 工作电流 @3.3V	-	0.7	1.0	mA	f_{HCLK}=32MHz 时钟源为 HIRC

25.7 BTM 电气特性

符号	参数	最小值	典型值	最大值	单位	测试条件
I_{BTM}	Base Timer 工作电流@5V	-	1.2	-	uA	f_{HCLK}=32MHz 时钟源为 HIRC
	Base Timer 工作电流 @3.3V	-	1.1	-	uA	f_{HCLK}=32MHz 时钟源为 HIRC

25.8 WDT 电气特性

符号	参数	最小值	典型值	最大值	单位	测试条件
I_{WDT}	WDT 工作电流@5V	-	1.1	-	uA	f_{HCLK}=32MHz 时钟源为 HIRC
	WDT 工作电流@3.3V	-	1.1	-	uA	f_{HCLK}=32MHz 时钟源为 HIRC

Preliminary

25.9 交流电气参数

(V_{DD} = 2.0V ~ 5.5V，T_A = 25℃， 除非另有说明)

符号	参数	最小值	典型值	最大值	单位	测试条件
T_{LXT}	外接 32k 振荡器起振时间	-	0.8	-	s	外接 32k 晶振
T_{POR}	Power On Reset 时间	-	15	-	ms	
T_{PDW}	STOP Mode 唤醒时间	-	65	130	μs	
T_{Reset}	复位脉冲宽度	18	-	-	μs	低电平有效
T_{LVR}	LVR 消抖时间	-	30	-	μs	
f_{HIRC}	HIRC 振荡稳定性	31.68	32	32.32	MHz	V_{DD}=2.0~5.5V T_A=-40~105 ℃
f_{LIRC}	LIRC 振荡稳定性	30.72	32	33.28	KHz	V_{DD}=2.0~5.5V T_A=-40~105 ℃

25.10 ADC 电气参数

(TA = 25℃，除非另有说明)

符号	参数	最小值	典型值	最大值	单位	测试条件
V_{ADC}	供电电压	2.7	5.0	5.5	V	Vref = 2.048V
		2.0	5.0	5.5	V	Vref = 1.024V 或 Vref = V_{DD}
		2.7	5.0	5.5	V	Vref = 2.4V
V_{REF1}	内部基准 2.048V	2.028	2.048	2.068	V	V_{DD} = 2.7~5.5V
V_{REF2}	内部基准 1.024V	1.004	1.024	1.044	V	V_{DD} = 2.0~5.5V
V_{REF3}	内部基准 2.4V	2.38	2.40	2.42	V	V_{DD} = 2.7~5.5V
N_R	精度	-	14	-	bit	GND≤V_{AIN}≤V_{DD}
V_{AIN}	ADC 输入电压	GND	-	V_{DD}	V	
R_{AIN}	ADC 输入电阻	1	-	-	MΩ	V_{IN}=5V
I_{lkg_ADC}	ADC 输入漏电流	-1	-	1	uA	V_{IN}=V_{AINx}
I_{ADC}	ADC 转换电流	-	-	2	mA	ADC 模块打开 V_{DD}=5V
		-	-	1.8	mA	ADC 模块打开 V_{DD}=3.3V
DNL	微分非线性误差	-	-	±5	LSB	V_{DD}=5V V_{REF}=5V
INL	积分非线性误差	-	-	±5	LSB	
E_Z	偏移量误差	-	-	±15	LSB	
E_F	满刻度误差	-	-	±20	LSB	
E_{AD}	总绝对误差	-	-	±20	LSB	
T_{ADC}	ADC 转换时间	-	1.1	1.4	μs	LOWSP[2:0] = 100 f_{HCLK} =32MHz， 时钟源为 HIRC

Preliminary

符号	参数	最小值	典型值	最大值	单位	测试条件
		-	1.2	1.5	μs	LOWSP[2:0] = 101 f_{HCLK} =32MHz， 时钟源为 HIRC
		-	1.5	1.9	μs	LOWSP[2:0] = 110 f_{HCLK} =32MHz， 时钟源为 HIRC
		-	2.0	2.6	μs	LOWSP[2:0] = 111 f_{HCLK} =32MHz， 时钟源为 HIRC

25.11 CMP 电气参数

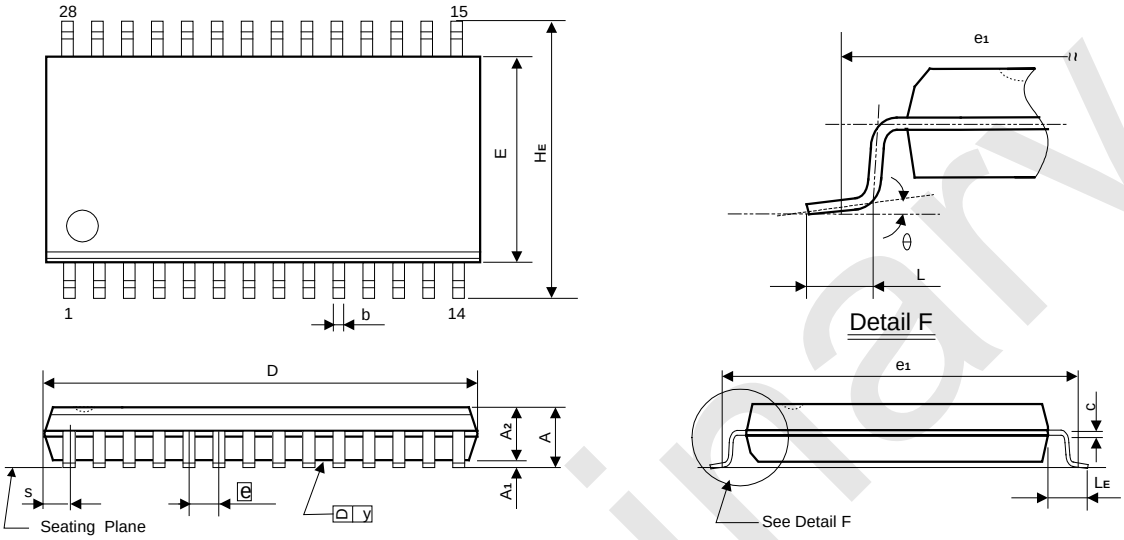
(VDD =5V，TA = 25℃，除非另有说明)

符号	参数	最小值	典型值	最大值	单位	测试条件
V_{CM}	输入电压范围	0	-	V_{DD}	V	
V_{OS}	偏移电压	-	10	30	mV	
V_{HYS}	比较电压回差	-	40	-	mV	
I_{CMP}	比较器转换电流	-	-	100	μA	V_{DD}=5V
T_{CMP}	响应时间	-	-	2	μs	

Preliminary

26 封装信息

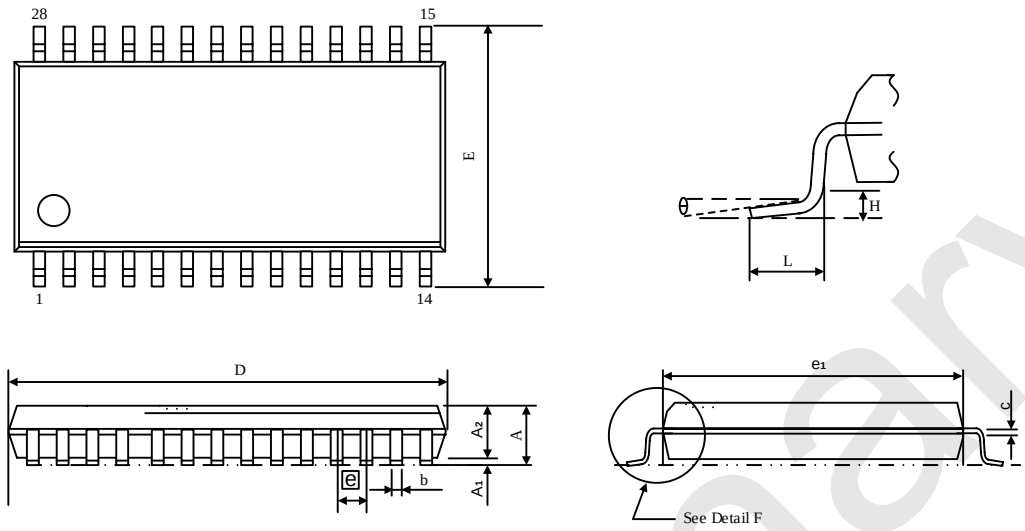
SOP28L(300mil) 外形尺寸（单位：毫米）



符号	mm(毫米)		
	最小	标准	最大
A	2.40	2.56	2.65
A**1**	0.100	0.200	0.300
A**2**	2.240	2.340	2.440
b	0.39	---	0.48
C	0.254(BSC)		
D	17.80	18.00	18.20
E	7.30	7.50	7.70
HE	10.100	10.300	10.500
e	1.270(BSC)		
L	0.7	0.85	1.0
LE	1.3	1.4	1.5
θ	0°	-	8°

Preliminary

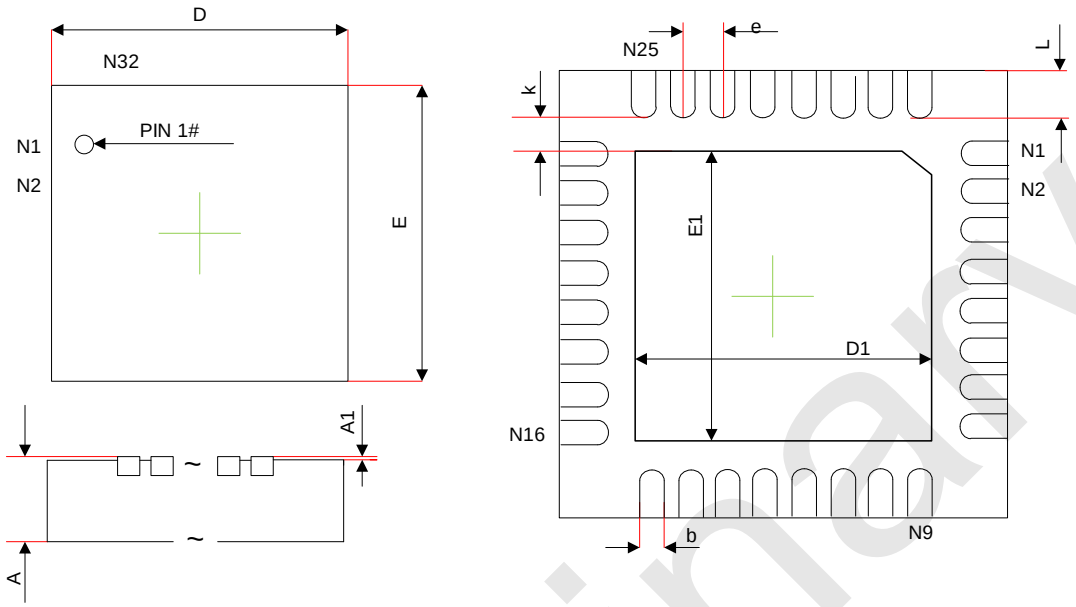
TSSOP28L 外形尺寸（单位：毫米）



符号	mm(毫米)		
	最小	正常	最大
A	-	-	1.200
A1	0.050	-	0.150
A2	0.800	-	1.050
b	0.190	-	0.300
c	0.090	-	0.200
D	9.600	-	9.800
E	6.250	-	6.550
e1	4.300	-	4.500
e	0.65(BSC)		
L	-	-	1.0
θ	0°	-	8°
H	0.05	-	0.25

Preliminary

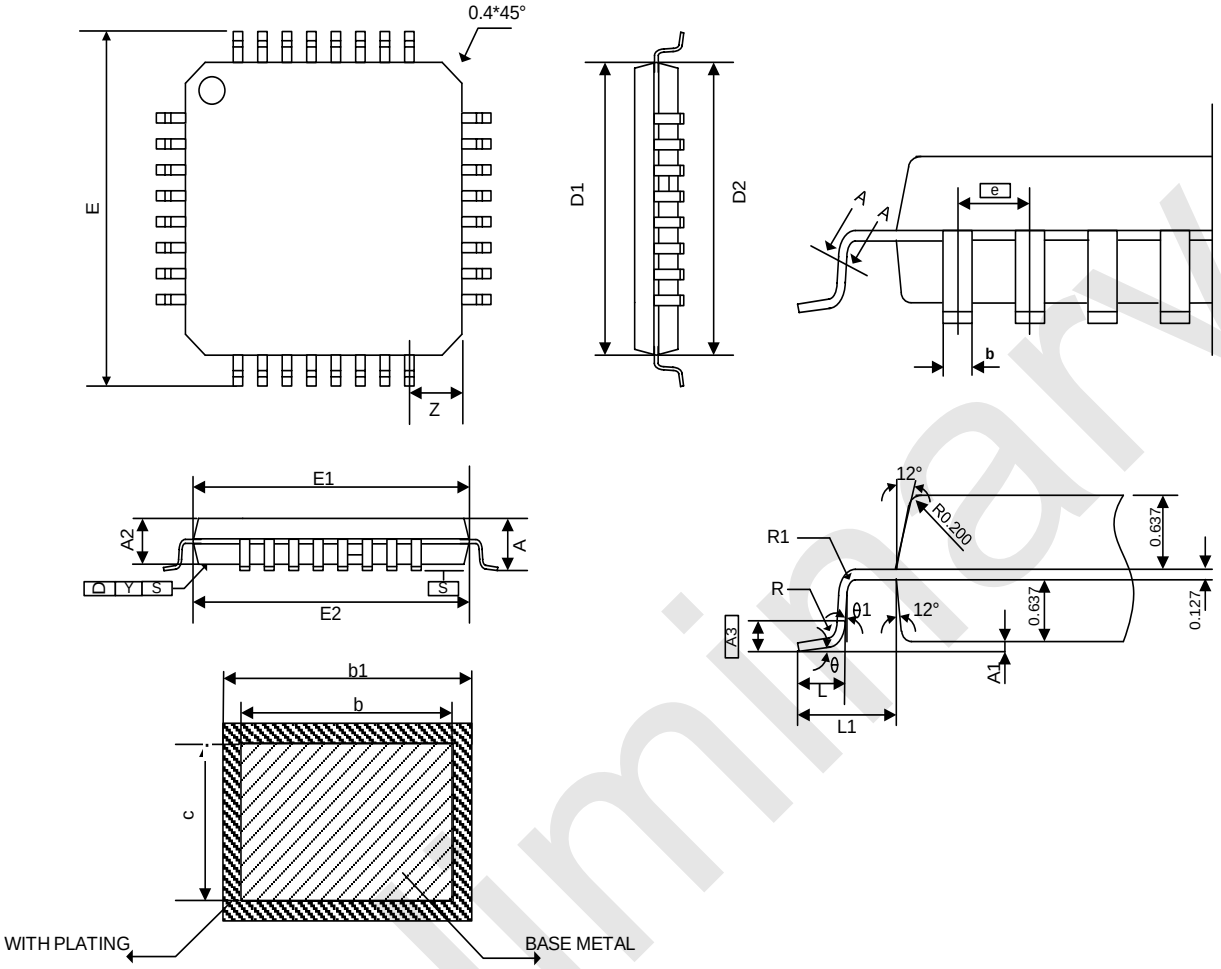
QFN32 (5X5) 外形尺寸（单位：毫米）



符号	mm(毫米)		
	最小	正常	最大
A	0.70	0.75	0.80
A1	--	0.02	0.05
b	0.18	0.25	0.30
D	4.90	5.00	5.10
E	4.90	5.00	5.10
e	0.5 BSC		
k	0.4 REF		
D1	3.30	3.45	3.60
E1	3.30	3.45	3.60
L	0.30	0.40	0.50

Preliminary

LQFP32 (7X7) 外形尺寸（单位：毫米）



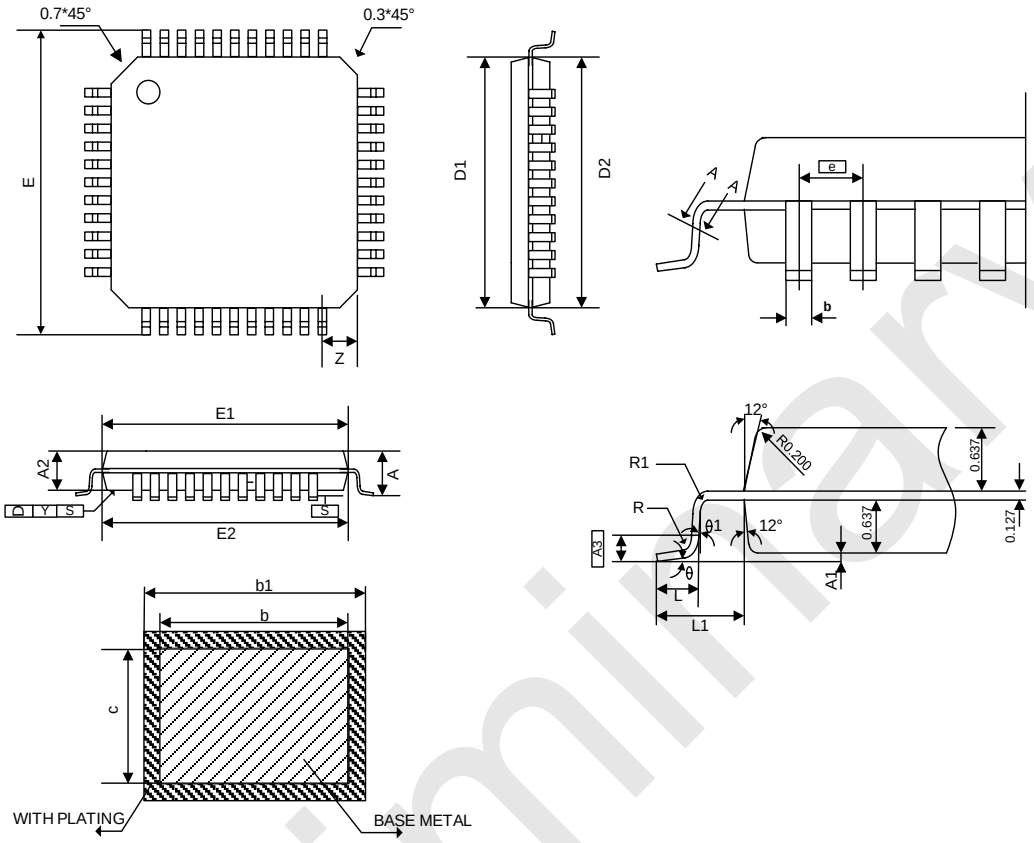
符号	mm(毫米)		
	最小	标准	最大
A	1.45	1.55	1.65
A1	0.01	--	0.21
A2	1.30	1.4	1.5
A3	--	0.254	--
b	0.30	0.35	0.41
b1	0.31	0.37	0.43
c	0.12	0.13	0.14
D1	6.85	6.95	7.05
D2	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.85	6.95	7.05
E2	6.90	7.00	7.10

Preliminary

符号	mm(毫米)		
	最小	标准	最大
e	--	0.8	--
L	0.43	--	0.75
L1	0.90	1.0	1.10
R	0.1	--	0.25
R1	0.1	--	--
θ	0°	--	10°
θ1	0°	--	--
y	--	--	0.1
Z	--	0.70	--

Preliminary

LQFP44 (10X10) 外形尺寸（单位：毫米）



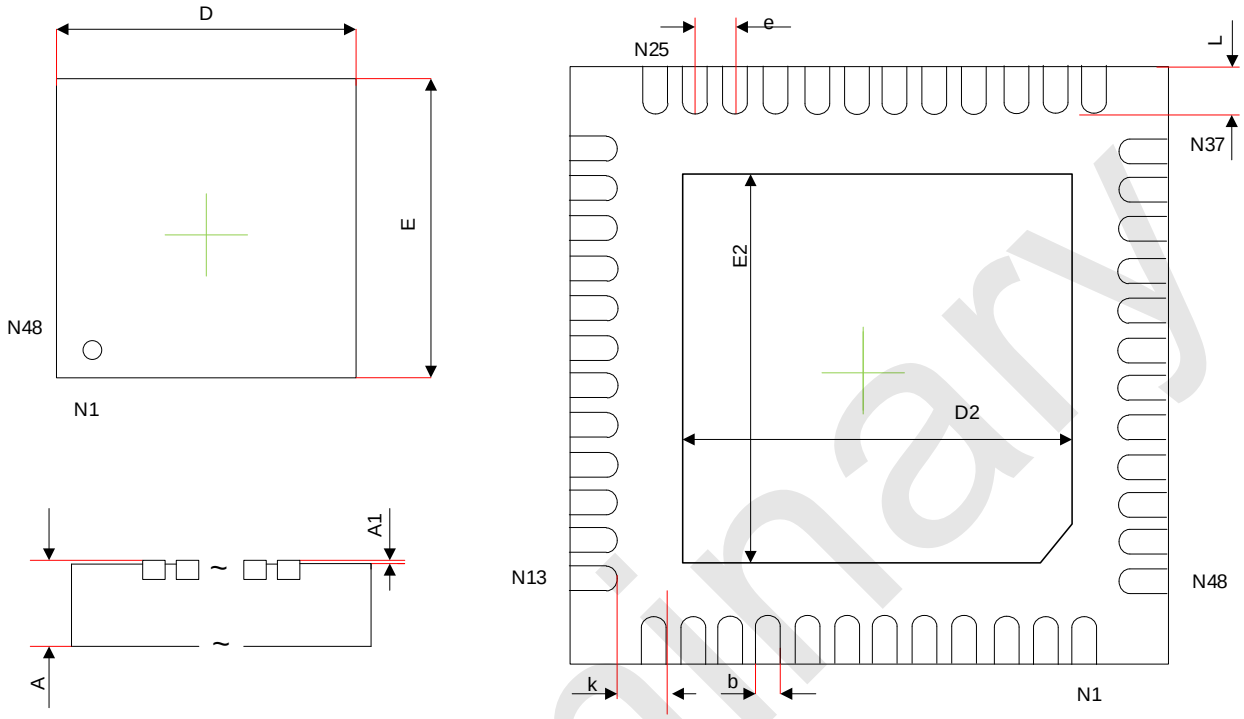
符号	mm(毫米)		
	最小	标准	最大
A	1.45	1.55	1.65
A1	0.015	--	0.21
A2	1.3	1.4	1.5
A3	--	0.254	--
b	0.25	0.30	0.36
b1	0.26	0.32	0.38
c	0.12	0.13	0.14
D1	9.85	9.95	10.05
D2	9.90	10.00	10.10
E	11.80	12.00	12.20
E1	9.85	9.95	10.05
E2	9.90	10.00	10.10
e	--	0.8	--
L	0.42	--	0.75

Preliminary

符号	mm(毫米)		
	最小	标准	最大
L1	0.95	1.0	1.15
R	0.08	--	0.25
R1	0.08	--	--
θ	0°	--	10°
θ1	0°	--	--
y	--	--	0.1
Z	--	1.0	--

Preliminary

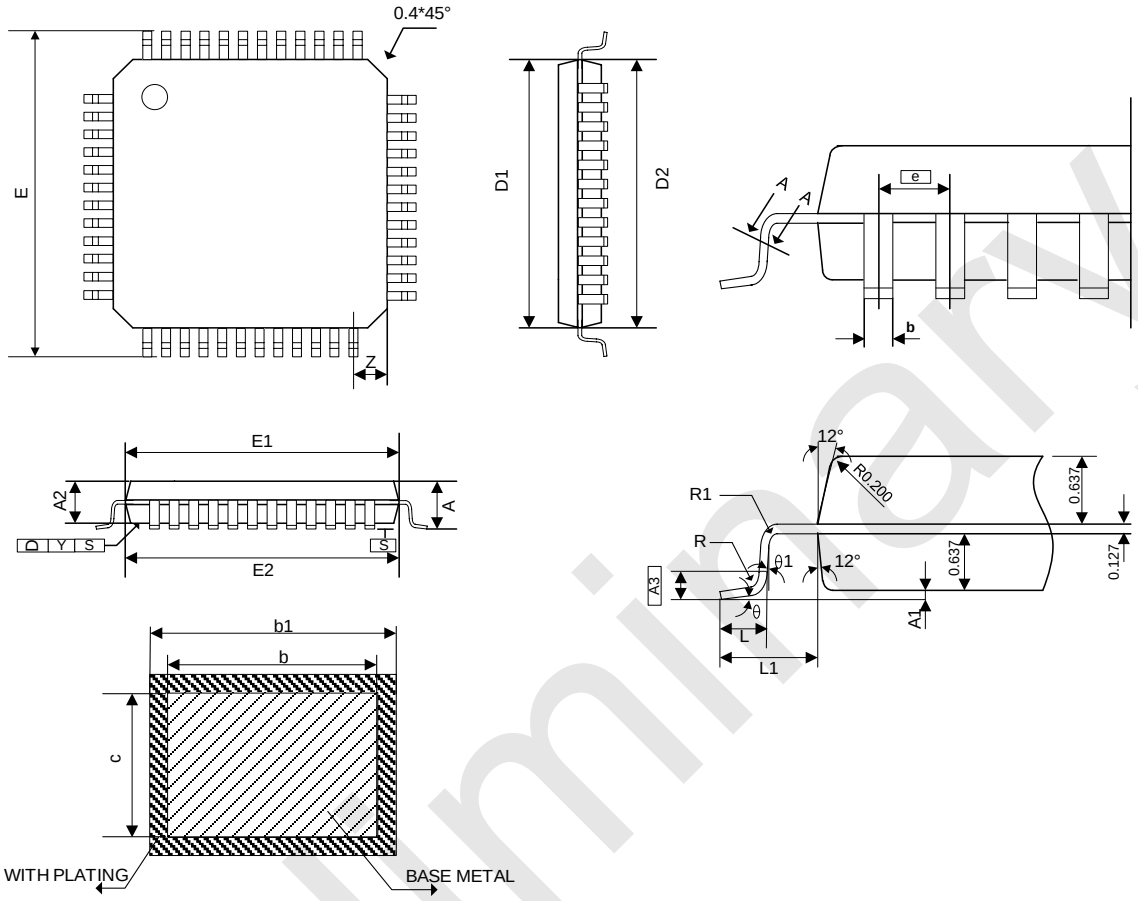
QFN48 (5X5) 外形尺寸（单位：毫米）



符号	mm(毫米)		
	最小	标准	最大
A	0.50	0.55	0.60
A1	0	0.02	0.05
b	0.12	--	0.23
D	4.90	5.00	5.10
D2	3.60	3.70	3.80
e	0.35 BSC.		
k	0.20	0.30	--
E	4.90	5.00	5.10
E2	3.60	3.70	3.80
L	0.30	0.35	0.40

Preliminary

LQFP48 (7X7) 外形尺寸（单位：毫米）



符号	mm(毫米)		
	最小	标准	最大
A	1.45	1.55	1.65
A1	0.01	--	0.21
A2	1.3	1.4	1.5
A3	--	0.254	--
b	0.15	0.20	0.25
b1	0.16	0.22	0.28
c	0.12	--	0.17
D1	6.85	6.95	7.05
D2	6.90	7.00	7.10
E	8.8	9.00	9.20
E1	6.85	6.95	7.05
E2	6.9	7.00	7.10

Preliminary

符号	mm(毫米)		
	最小	标准	最大
e	--	0.5	--
L	0.43	--	0.75
L1	0.90	1.0	1.10
R	0.1	--	0.25
R1	0.1	--	--
θ	0°	--	10°
θ1	0°	--	--
y	--	--	0.1
Z	--	0.75	--

Preliminary

27 版本记录

版本	记录	日期
V0.4	1. 管脚资源列表更新 2. 章节描述优化	2024.01.26
V0.3	1. 烧录管脚信息更新 2. 章节描述优化	2023.07.07
V0.2	修正部分功能参数	2023.01.15
V0.1	初版	2022.07.07

Preliminary

28 声明

深圳市赛元微电子股份有限公司（以下简称赛元）保留随时对赛元产品、文档或服务进行变更、更正、增强、修改和改进的权利，恕不另行通知。赛元认为提供的信息是准确可信的。本文档信息于 2022 年 07 月开始使用。在实际进行生产设计时，请参阅各产品最新的数据手册等相关资料。

Preliminary